

P/NO : AFN37064428

AUGUST, 2008

MANUAL DE SERVICIO

MODELO: HT353SD (HT353SD-A2, SH33SD-S/W)

LG

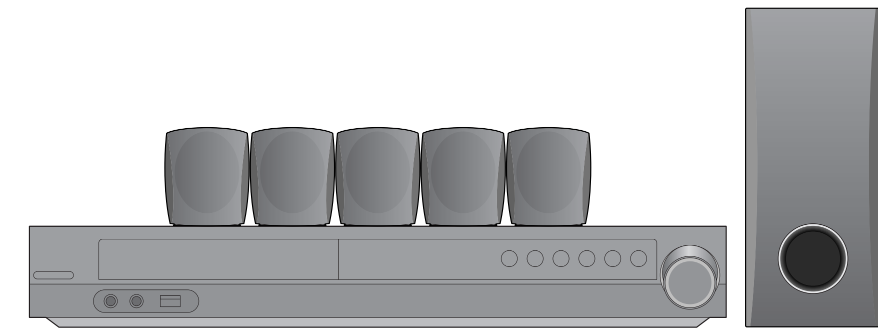


Sólo para uso interno

Página Web http://biz.lgservice.com

RECEPTOR DVD/CD

MANUAL DE SERVICIO



MODELO: HT353SD (HT353SD-A2, SH33SD-S/W)

[CONTENIDO]

SECCIÓN 1. GENERAL

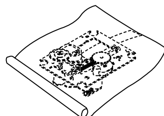
MEDIDAS DE PRECAUCIÓN DURANTE LAS TAREAS DE CUIDADO Y MANTENIMIENTO

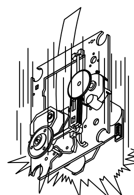
NOTAS RELACIONADAS CON LA MANIPULACIÓN DEL LECTOR

1. Notas de transporte y almacenamiento

1) El lector deberá permanecer en su bolsa conductora hasta el momento inmediatamente previo al uso.
2) El lector no debe ser expuesto a presiones externas o golpes.

Almacenamiento en bolsa conductora

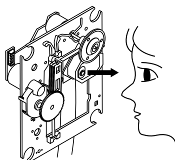




Impacto por caída

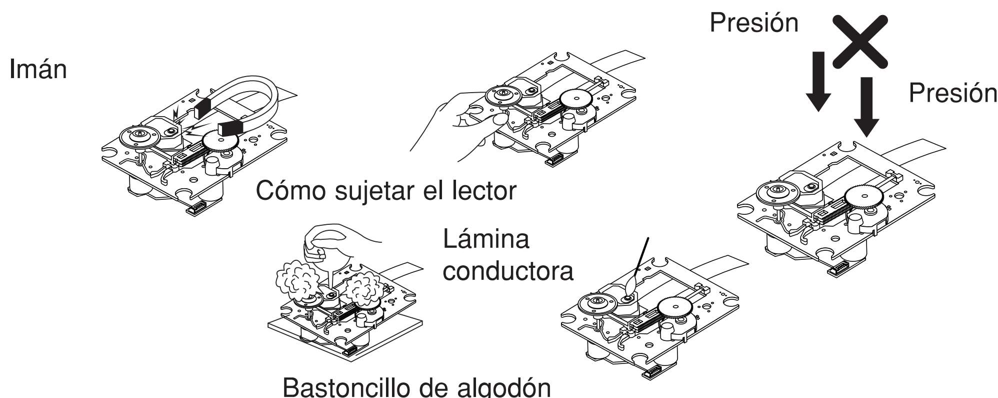
2. Notas de reparación

1) El lector incluye un imán de gran tamaño, y no debe acercarse nunca a materiales magnéticos.
2) El lector debe ser manipulado correctamente y con cuidado, teniendo cuidado de evitar presiones externas y golpes. Si así fuera, el resultado podría ser una avería operativa o daños en la placa de circuito impreso.
3) Cada uno de los captadores ha sido ya ajustado individualmente a un alto nivel de precisión, motivo por el que el punto de ajuste y los tornillos de instalación no deben tocarse nunca.
4) ¡El haz del láser puede dañar los ojos!
¡No mire nunca directamente al haz del láser! Igualmente, no encienda NUNCA la alimentación de la pieza de salida láser (lente, etc.) del lector si estuviera dañado.



No mire NUNCA directamente al haz del láser, y no lo toque con los dedos u otras partes expuestas de su cuerpo.

5) Limpieza de la superficie de la lente
Si hubiera polvo en la superficie de la lente, límpielo mediante un pulverizador (como los empleados para limpiar las lentes de las cámaras). La lente está sujeta por un delicado soporte. Por lo tanto, al limpiar la superficie de la lente, utilice un bastoncillo de algodón con cuidado de



6) Nunca intente desmontar el resorte del lector ejerciendo una presión excesiva. Si la lente estuviera extremadamente sucia, aplique alcohol isopropílico al bastoncillo de algodón. (No utilice ningún otro limpiador líquido, ya que podría dañar la lente.) Tenga cuidado de no aplicar demasiado alcohol en el bastoncillo, y no permita que el líquido entre en el interior del lector.

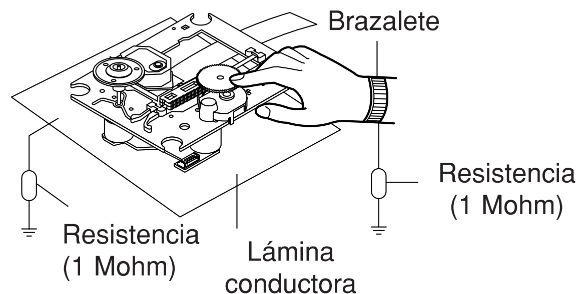
NOTAS RELACIONADAS CON LA REPARACIÓN DE REPRODUCTORES DE CD

1. Preparación

1) Los reproductores de CD incorporan un gran número de CIs, así como un lector (diodo láser). Estos componentes son muy sensibles y se ven fácilmente afectados por la electricidad estática. En el caso de electricidad estática de alta tensión los componentes podrían resultar dañados, motivo por el que deben manipularse con cuidado.
2) El lector está compuesto de numerosos componentes ópticos y otros de gran precisión. Por lo tanto, tenga cuidado de evitar realizar labores de reparación o almacenamiento cuando la temperatura o humedad son altas, en presencia de fuerte magnetismo o grandes cantidades de polvo.

2. Notas de reparación

1) Antes de reemplazar una pieza o componente, desconecte primero el cable de alimentación de la unidad.
2) Todo el equipamiento, instrumentos de medición y herramientas deben estar correctamente puestos a tierra.
3) Debe cubrir su mesa de trabajo con una lámina conductora puesta a tierra. Al extraer el lector láser de su bolsa conductora, no lo coloque sobre ésta. (El motivo es la posibilidad de daños a causa de la electricidad estática.)
4) Para evitar la fuga de CA, la parte metálica del soldador deberá estar puesta a tierra.
5) Todos los trabajadores deberán tener conexión a tierra por medio de un brazalete especial (1M Ω)
6) Tenga cuidado de no permitir que el lector láser entre en contacto con la ropa, a fin de evitar que la electricidad estática de sus prendas escape por el brazalete.
7) El haz láser del lector NUNCA debe ser dirigido hacia los ojos o la piel desnuda.



MEDIDAS DE PRECAUCIÓN ESD

Dispositivos electrostáticamente sensibles (ESD)

Ciertos dispositivos semiconductores (estado sólido) pueden resultar fácilmente dañados por la electricidad estática. Normalmente tales componentes son conocidos comúnmente como Dispositivos electrostáticamente sensibles (ES) Ejemplos de dispositivos ESD
típicos son los circuitos integrados y algunos transistores de efecto campo y componentes de chips semiconductores. Debe utilizar las siguientes técnicas para ayudarle a reducir las incidencias de daños en los componentes causados por la electricidad estática.

1. Inmediatamente antes de manipular cualquier componente semiconductor o montaje equipado a tal efecto, elimine cualquier carga electroestática presente en su cuerpo tocando una puesta a tierra segura. Opcionalmente, obtenga y vista un dispositivo de muñequera de descarga disponible en el mercado, que deberá retirar antes de aplicar potencia a la unidad bajo prueba a fin de evitar riesgos potenciales de descarga eléctrica.
2. Después de retirar un montaje eléctrico equipado con dispositivos ESD, coloque el montaje sobre una superficie conductora, como papel de aluminio, para evitar la acumulación de cargas electroestáticas o la exposición del montaje.
3. Utilice únicamente un soldador con puesta a tierra para soldar o eliminar soldaduras en los dispositivos ESD.
4. Utilice únicamente un dispositivo de eliminación de soldaduras antiestático. Ciertos dispositivos de eliminación de soldaduras, no clasificados como “antiestáticos” pueden generar cargas eléctricas suficientes como para dañar los dispositivos ESD.
5. No utilice productos químicos que incluya freón. Estos pueden generar cargas eléctricas suficientes como para dañar los dispositivos ESD.
6. No saque un dispositivo ESD de repuesto de su embalaje protector hasta inmediatamente antes de su instalación. (La mayor parte de los dispositivos ESD de repuesto están embalados con cables cortocircuitados eléctricamente entre sí mediante espuma conductora, papel de aluminio o materiales conductores similares).
7. Inmediatamente antes de retirar el material protector de los cables de un dispositivo ESD de repuesto, ponga en contacto el material protector y el armazón o montaje decir cuitos en los que se instalará el dispositivo.

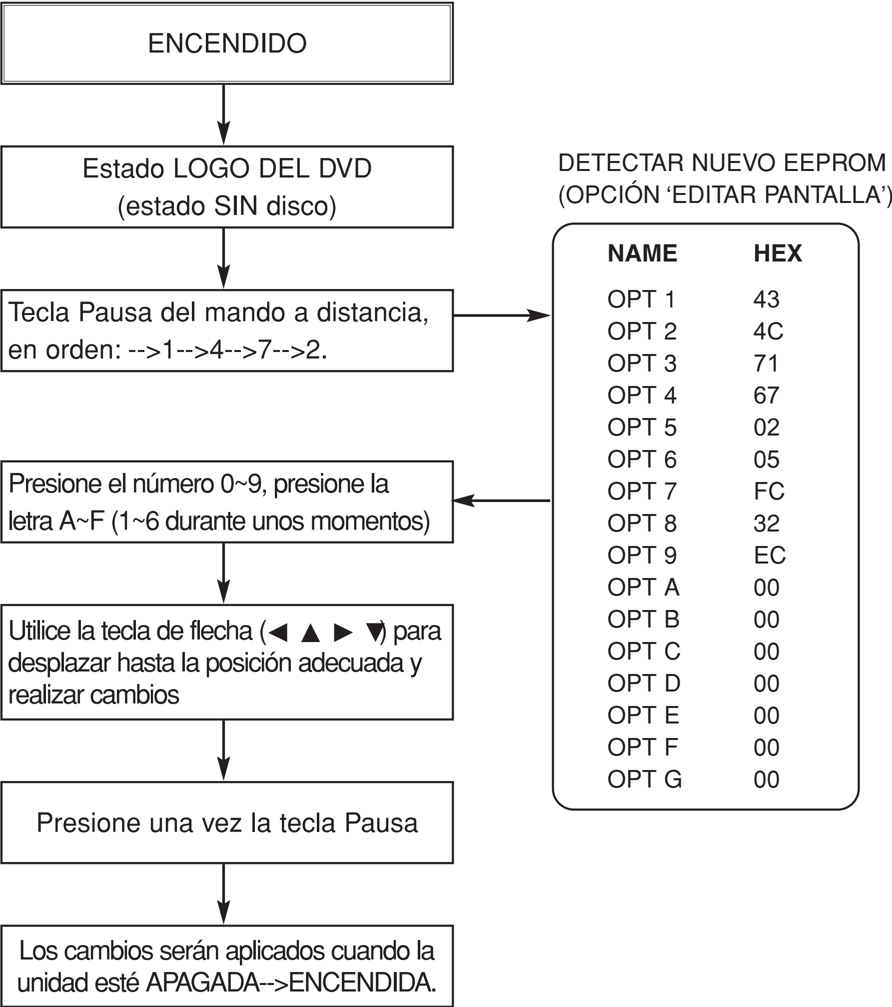
PRECAUCIÓN: ASEGÚRESE DE QUE EL CHASIS O CIRCUITO NO RECIBE ALIMENTACIÓN ELÉCTRICA, Y RESPETE TODAS LAS PRECAUCIONES DE SEGURIDAD.

8. Minimice los movimientos corporales durante el manejo de dispositivos ESD de repuesto ya desempaquetados. (De lo contrario el movimiento inofensivo de, por ejemplo, el roce de su ropa o levantar los pies de un suelo enmoquetado, puede generar la electricidad estática suficiente para dañar un dispositivo ESD).

PRECAUCIÓN. SÍMBOLOS GRÁFICOS

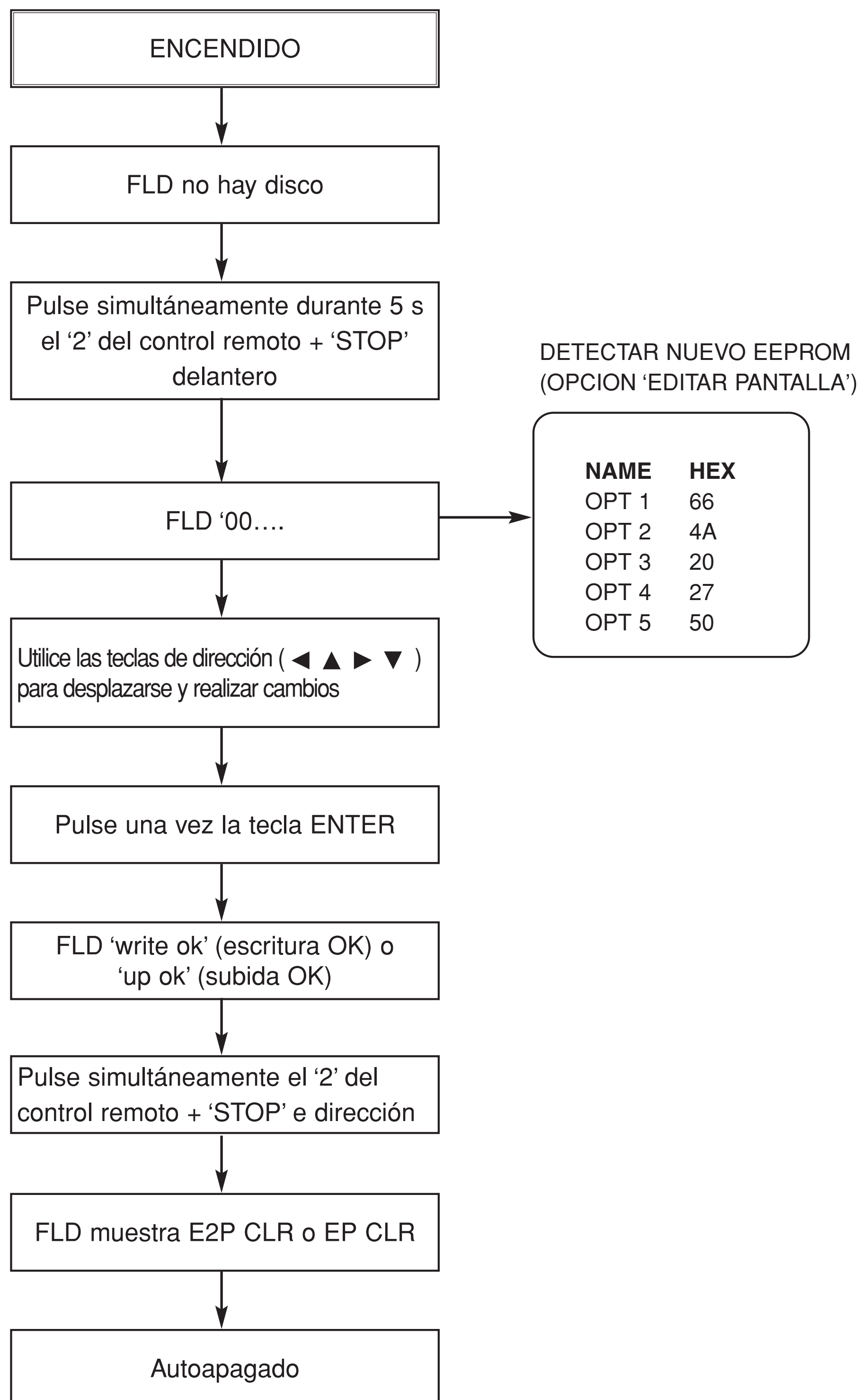
⚡ (triángulo con relámpago)	EL SÍMBOLO DEL RELÁMPAGO CON FLECHAS DENTRO DE UN TRIÁNGULO EQUILÁTERO ESTÁ PENSADO PARA ALERTAR AL PERSONAL DE SERVICIO DE LA PRESENCIA DE “TENSIONES PELIGROSAS” NO AISLADAS, Y QUE PUEDEN TENER LA MAGNITUD SUFICIENTE COMO PARA CONSTITUIR UN RIESGO DE DESCARGA ELÉCTRICA.
⚠ (triángulo con exclamación)	EL SIGNO DE EXCLAMACIÓN DENTRO DE UN TRIÁNGULO EQUILÁTERO ESTÁ PENSADO PARA ALERTAR AL PERSONAL DE SERVICIO DE LA PRESENCIA DE INFORMACIÓN IMPORTANTE DE SEGURIDAD EN LA DOCUMENTACIÓN DE SERVICIO.

INFORMACIÓN DE SERVICIO PARA EEPROM(PARTE DE DVD)



NAME	HEX
OPT 1	43
OPT 2	4C
OPT 3	71
OPT 4	67
OPT 5	02
OPT 6	05
OPT 7	FC
OPT 8	32
OPT 9	EC
OPT A	00
OPT B	00
OPT C	00
OPT D	00
OPT E	00
OPT F	00
OPT G	00

INFORMACIÓN DE SERVICIO PARA EEPROM(PARTE DE MICOM)



DETECTAR NUEVO EEPROM
(OPCION ‘EDITAR PANTALLA’)

NAME	**HEX**
OPT 1	66
OPT 2	4A
OPT 3	20
OPT 4	27
OPT 5	50

CÓMO ACTUALIZAR LOS PROGRAMAS MICOM AUDIO Y DVD

1. Cómo actualizar el programa MICOM AUDIO

[Actualización mediante CD]

1. Cambie el nombre de fichero para descargarlo como “(MODEL NAME)_(Version).HEX”.
   Únicamente se permite el uso de mayúsculas.
   Ej.) HT353: “HT353_0709081.HEX”
2. Copie el fichero en la carpeta raíz de un CD y grábelo.
3. Introduzca el CD en la unidad, y diríjase a la función DVD. A continuación comenzará el proceso de actualización con la información actualizada.
4. Si completa el proceso de actualización, la unidad se reiniciará con el mensaje “Finalizado”.

[Actualización mediante USB]

1. Cambie el nombre de fichero para descargarlo como “(MODEL NAME)_(Version).HEX”.
   Únicamente se permite el uso de mayúsculas.
   Ej.) HT353: “HT353_0709081.HEX”
2. Copie el fichero en la carpeta raíz del almacenamiento USB.
3. Acople el USB a la unidad, y diríjase a la función USB. A continuación comenzará el proceso de actualización con la información actualizada.
4. Si completa el proceso de actualización, la unidad se reiniciará con el mensaje “Finalizado”.

2. Cómo actualizar el programa DVD.

[Actualización mediante CD]

1. Renombre el nombre de fichero para realizar la descarga como “TARGET.BIN” en mayúsculas.
2. Copie el fichero en la carpeta “\MTK_UPG\” de un CD y grábelo.
   Ej.) P:\MTK_UPG\TARGET.BIN
3. Introduzca el CD en la unidad y, tras unos instantes, se abrirá la bandeja para CD con la información de actualización en pantalla.
4. Extraiga el CD y pulse la tecla UP (arriba) del control remoto.
5. Retire y vuelva a conectar el cable de alimentación cuando la pantalla con el logotipo pase a mostrar información de actualización. A continuación se completará el proceso de actualización.

[Actualización mediante USB]

1. Renombre el nombre de fichero para realizar la descarga como “TARGET.BIN” en mayúsculas.
2. Copie el fichero en la carpeta “\MTK_UPG\” del USB formateado y grábelo.
   Ej.) P:\MTK_UPG\TARGET.BIN
3. Diríjase a la función USB y acople el USB a la unidad. La información de actualización se mostrará en pantalla.
4. Extraiga el USB y pulse la tecla UP (arriba) del control remoto.
5. Retire y vuelva a conectar el cable de alimentación cuando la pantalla con el logotipo pase a mostrar información de actualización. A continuación se completará el proceso de actualización.

ESPECIFICACIONES

GENERAL

Tipo de corriente	Consulte la etiqueta principal
Consumo de energía	Consulte la etiqueta principal
Peso	2.5 kg
Dimensiones externas (Ancho x Alto x Largo)	360 x 62 x 305 mm
Condiciones de operación	Temperatura: desde 5°C hasta 35°C, Estado de operación: Horizontal
Humedad para operación	5% a 85%

AMPLIFICADOR

Modo envolvente (*Dependiendo de la configuración del modo de sonido y de la fuente, puede no haber salida de sonido.)	Frontal: 45W + 45W (potencia de salida nominal 30W, THD 10%) Central*: 45W Envolvente*: 45W + 45W (potencia de salida nominal 30W, 4 Ωat 1 kHz, THD 10%) Subwoofer*: 75W (potencia de salida nominal 60W, 8 Ωat 30 Hz, THD 10%)

ALTAVOCES (SH33SU)

	Altavoz satélite/central (SH33SU-S)	Subwoofer Pasivo (SH33SU-W)
Impedancia	4Ω	8 Ω
Dimensiones netas (anchoxaltoxprofundo)	99 x 114 x 86 mm	156 x 325 x 320 mm
Peso neto	0.35 kg	3.5 kg

ALTAVOCES (SH33SD)

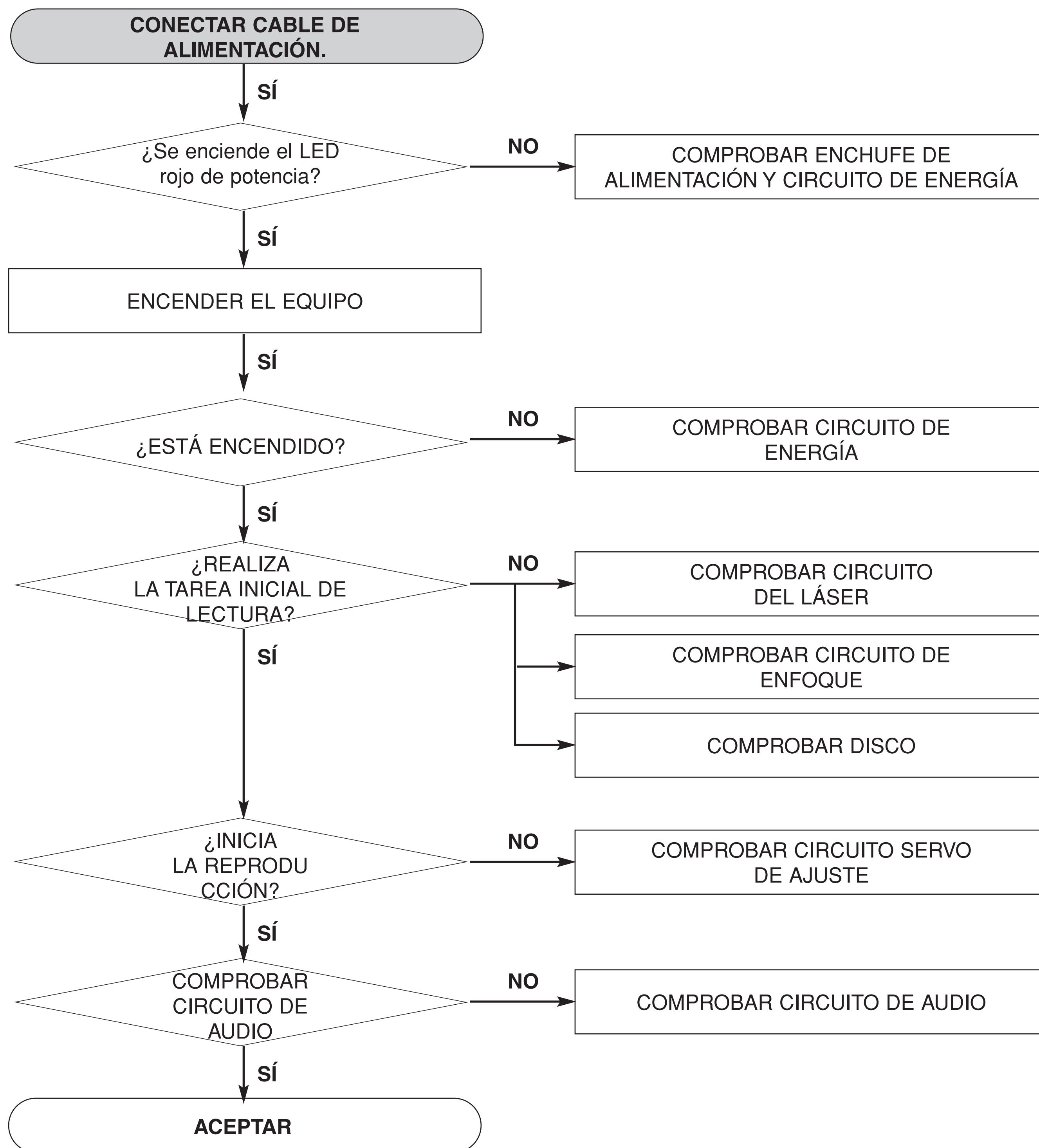
	Altavoz satélite/central (SH33SD-S)	Subwoofer Pasivo (SH33SD-W)
Impedancia	4Ω	8 Ω
Dimensiones netas (anchoxaltoxprofundo)	99 x 114 x 86 mm	156 x 325 x 320 mm
Peso neto	0.35 kg	3.5 kg

Los diseños y especificaciones están sujetos a cambios sin previo aviso.

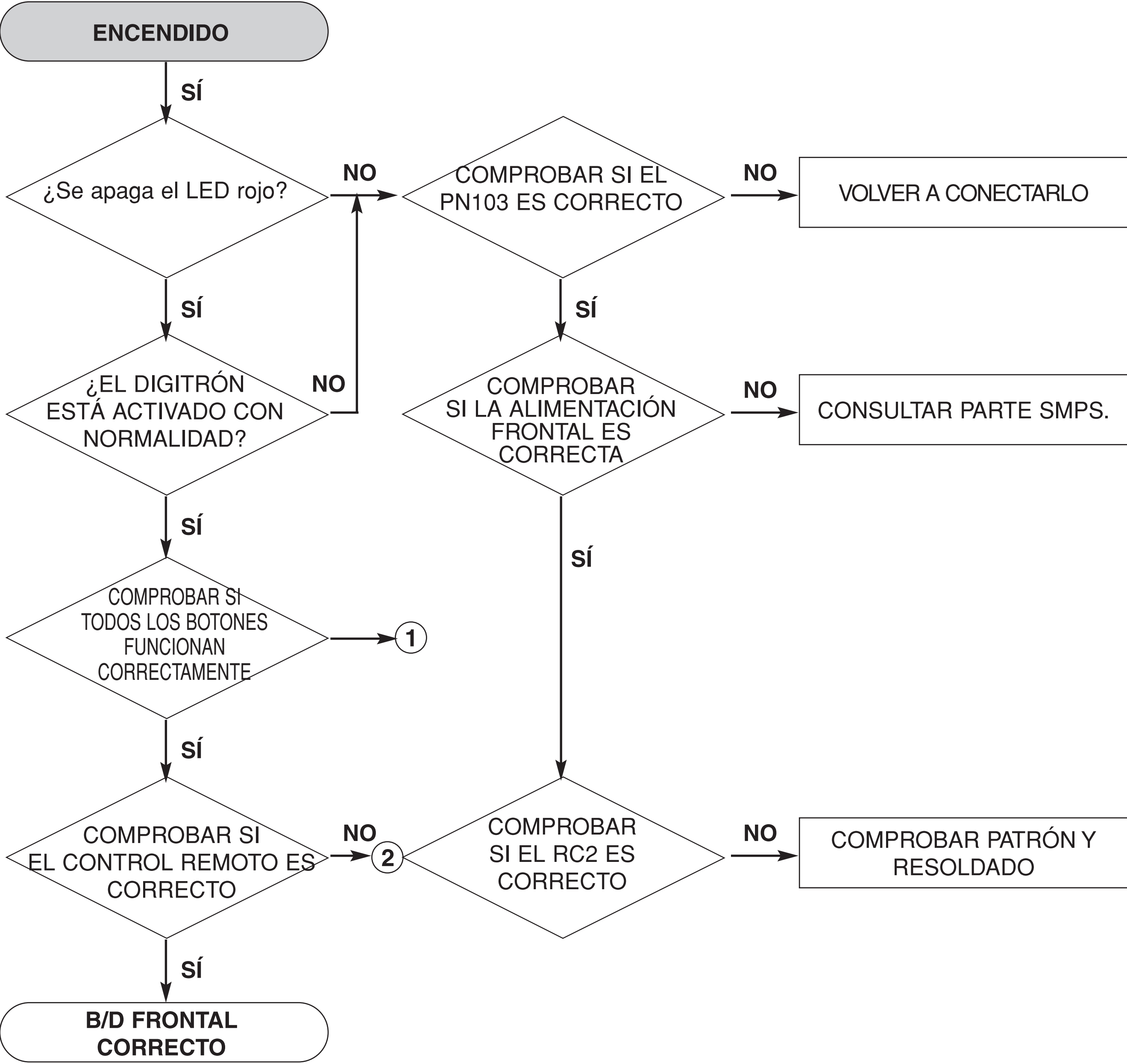
SECCIÓN 2. PARTE ELECTRICA

GUÍA DE SOLUCIÓN DE AVERÍAS

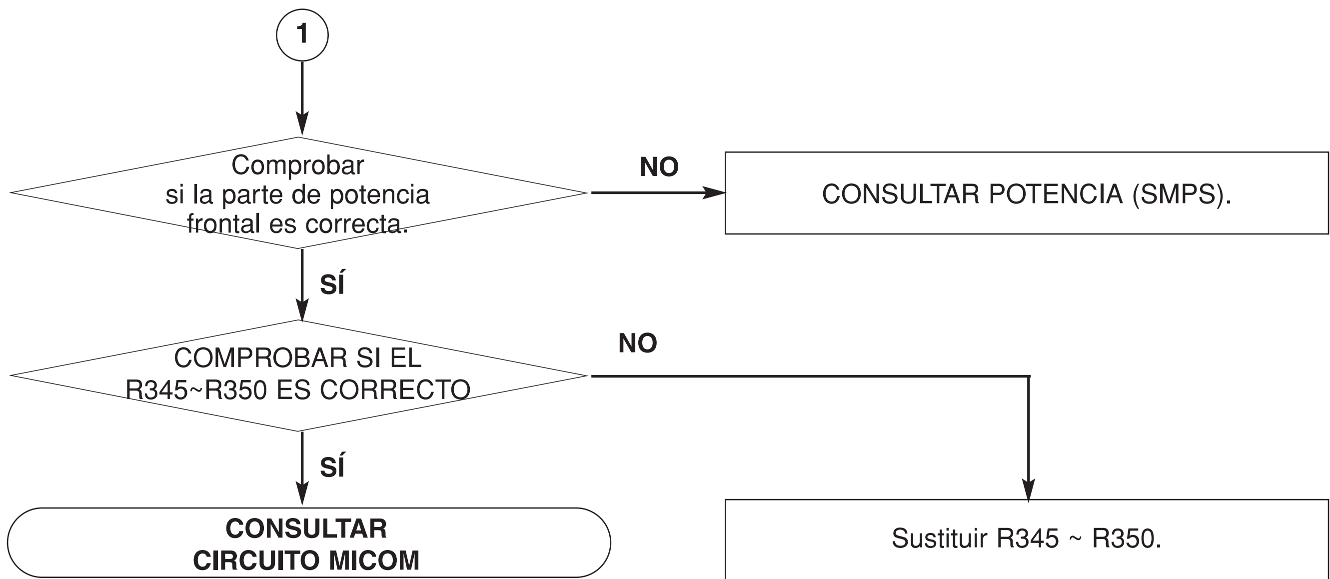
1. Circuito de alimentacion

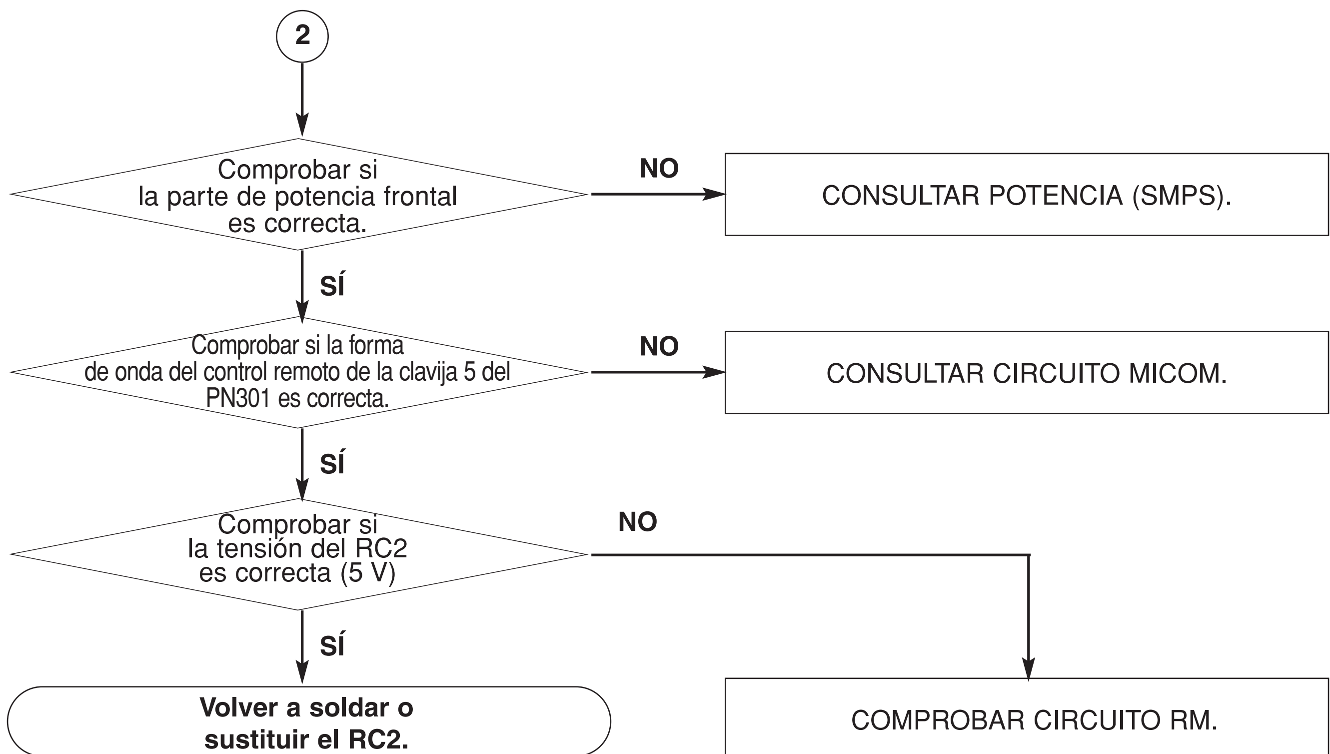


2. Circuito frontal (1/2)

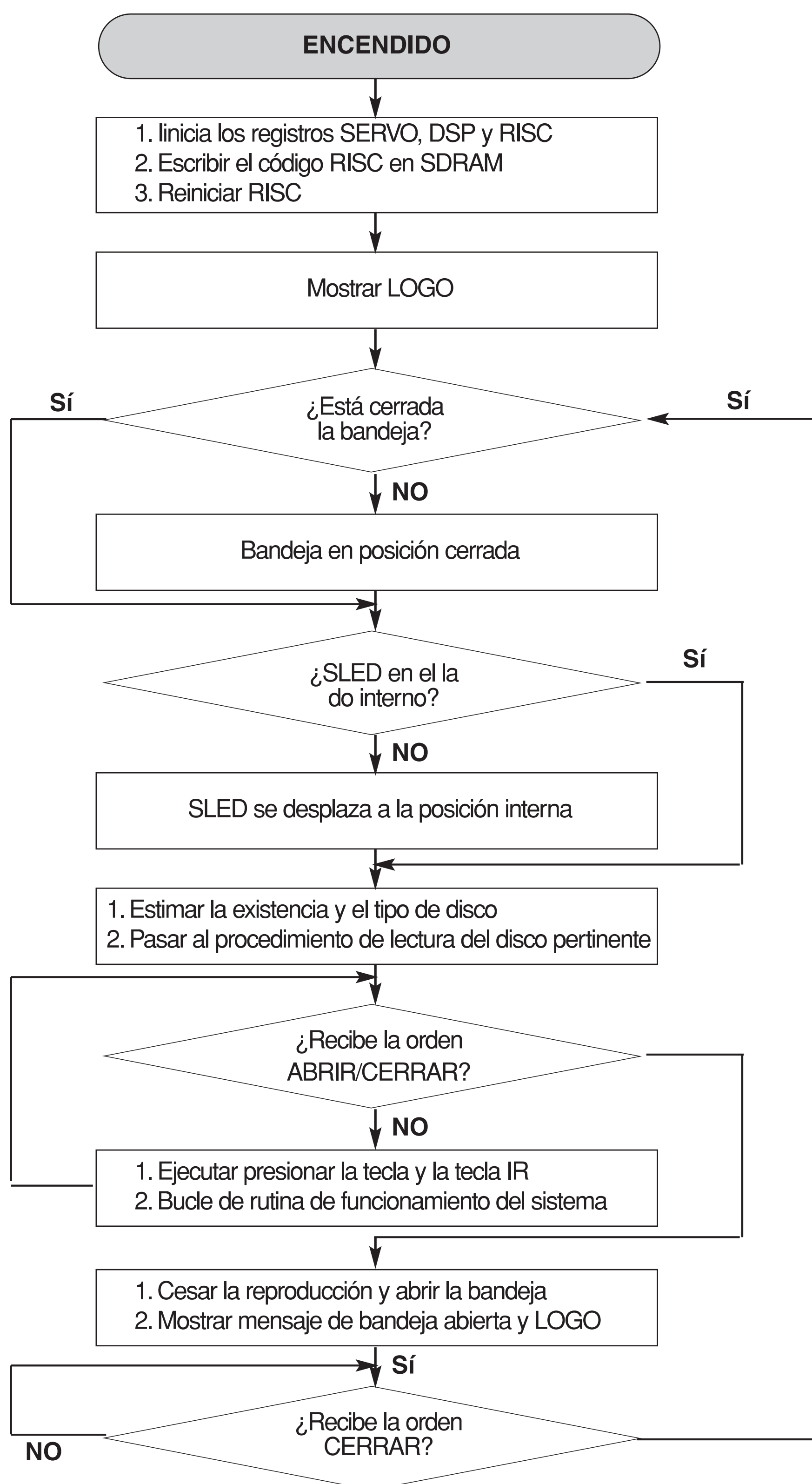


3. Circuito frontal (2/2)

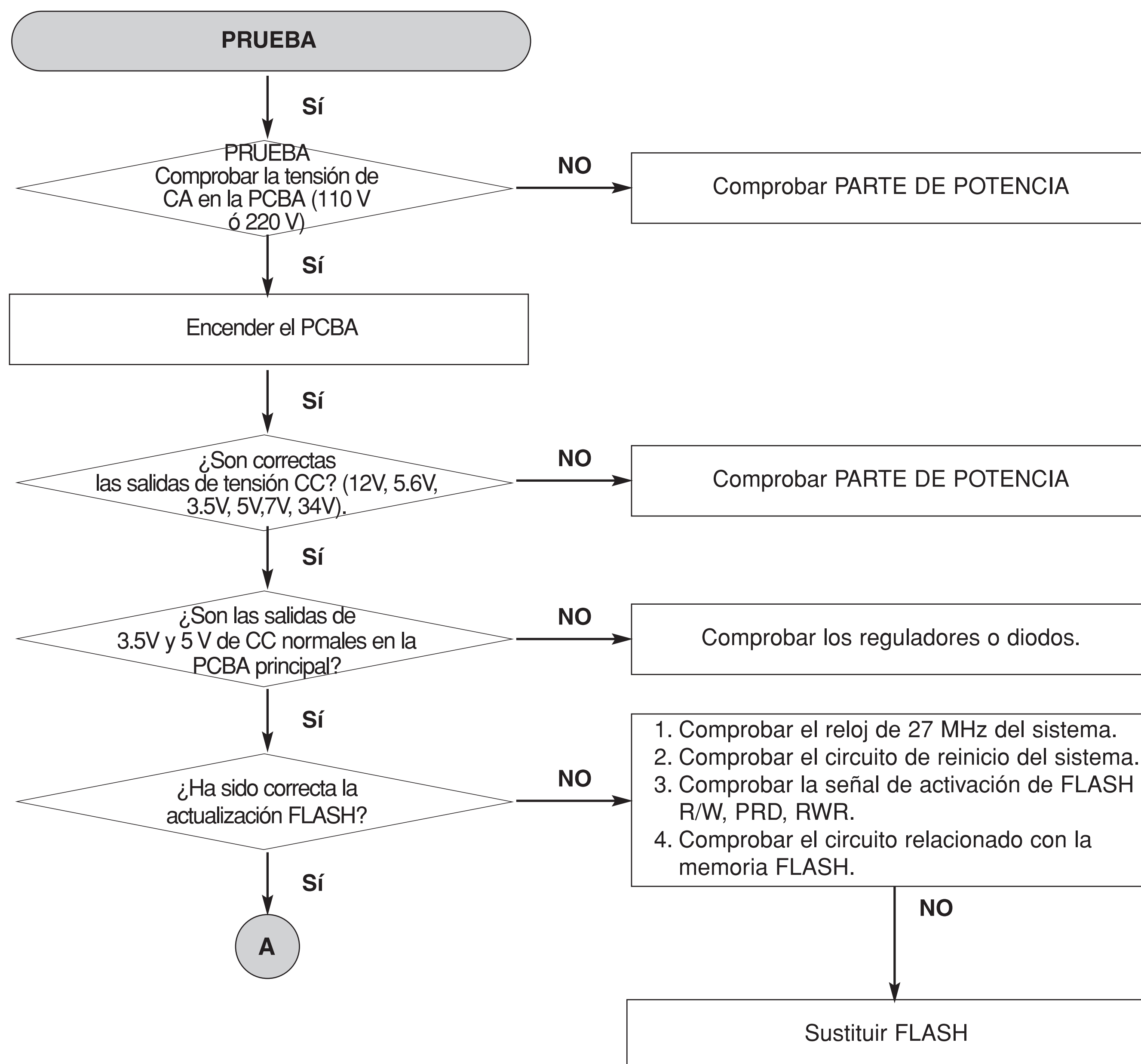


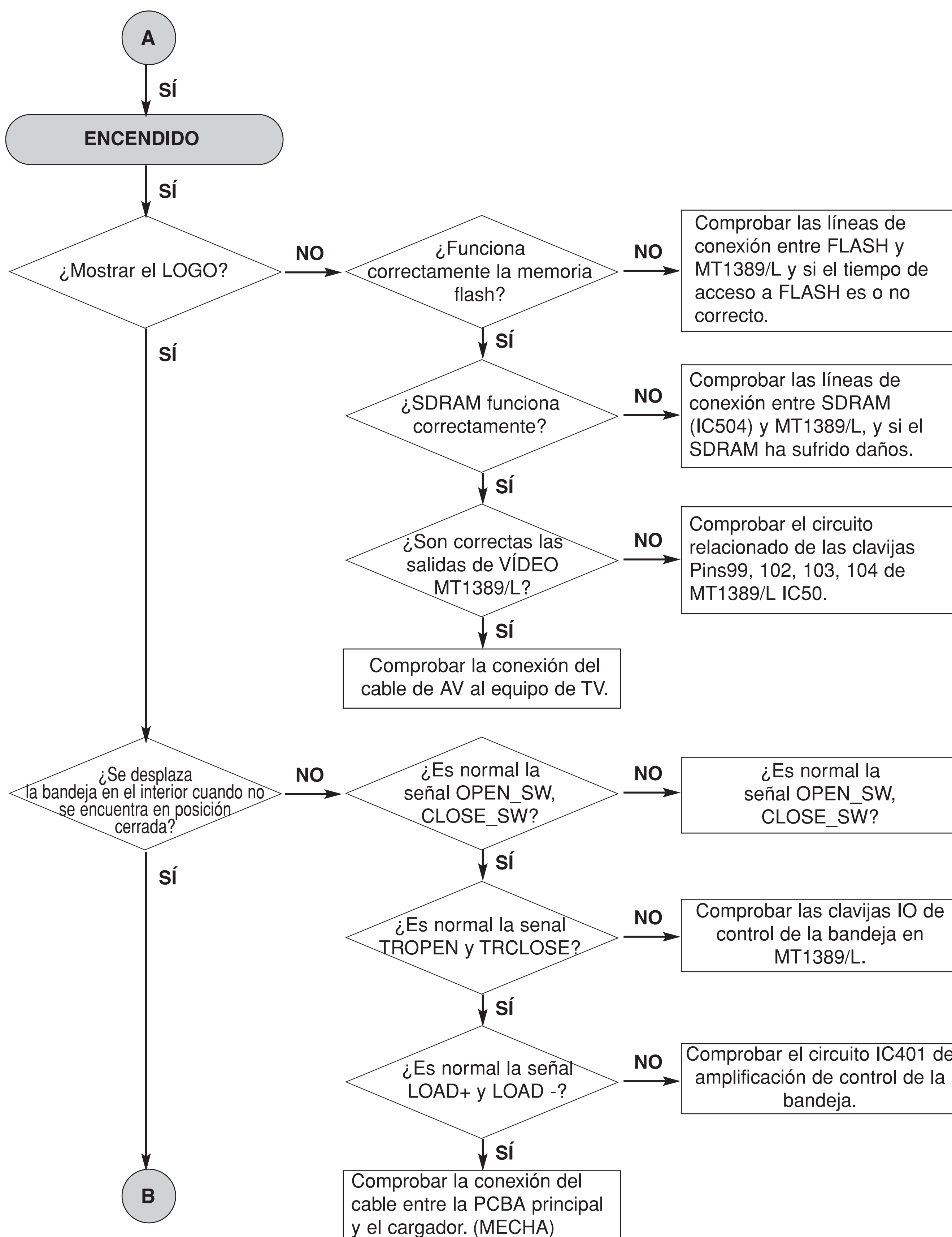


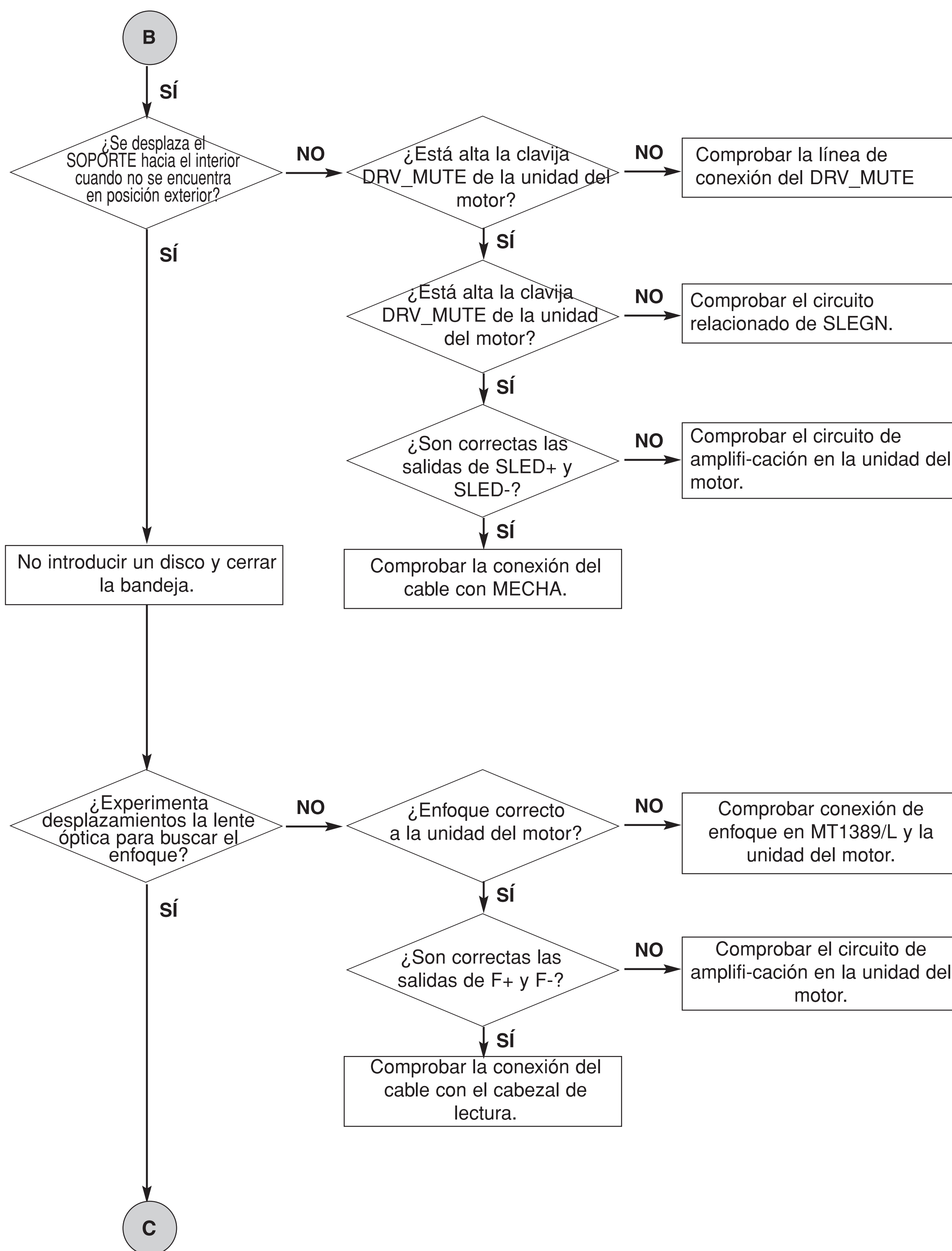
4. Flujo de funcionamiento del sistema

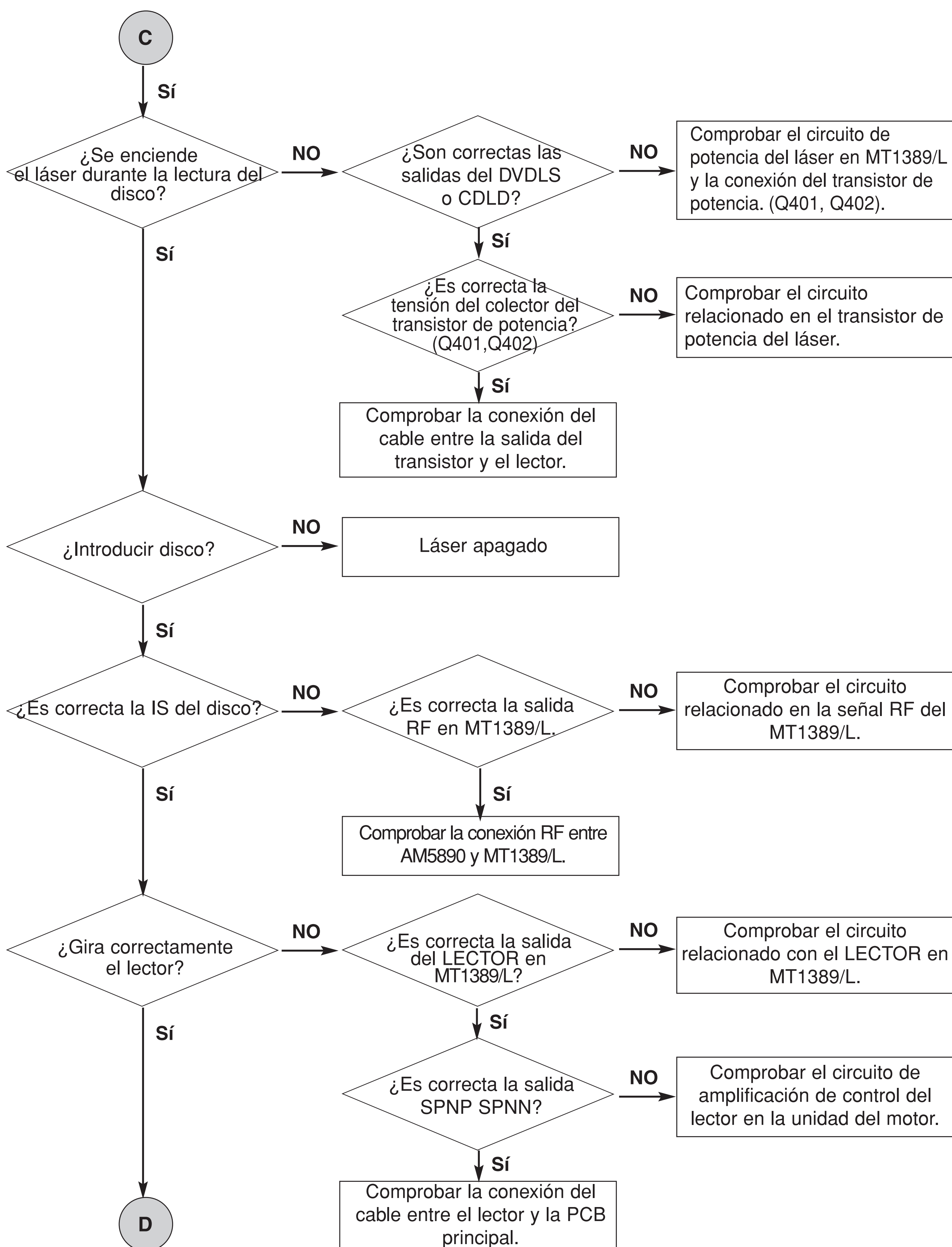


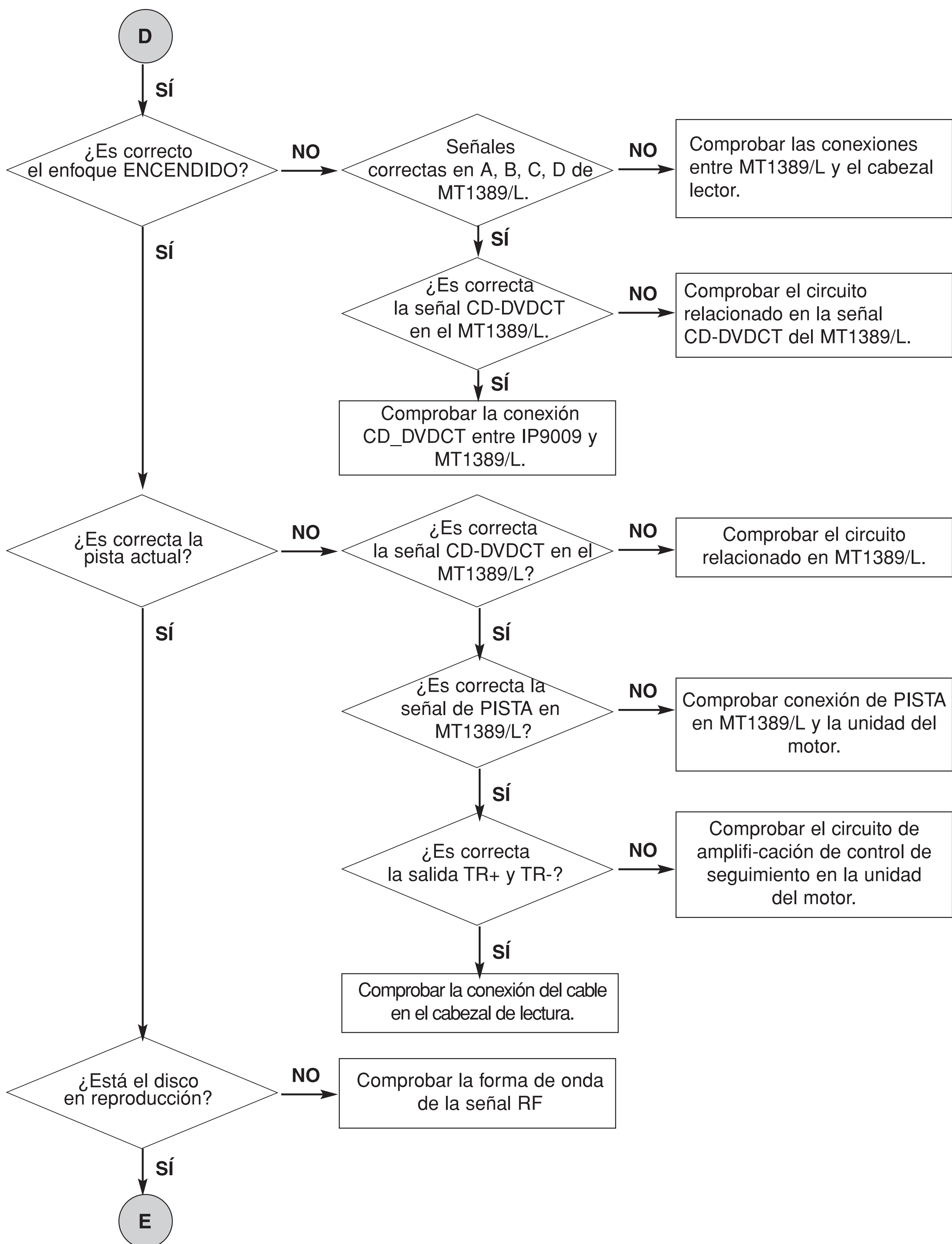
5. Flujo de prueba y eliminación de errores



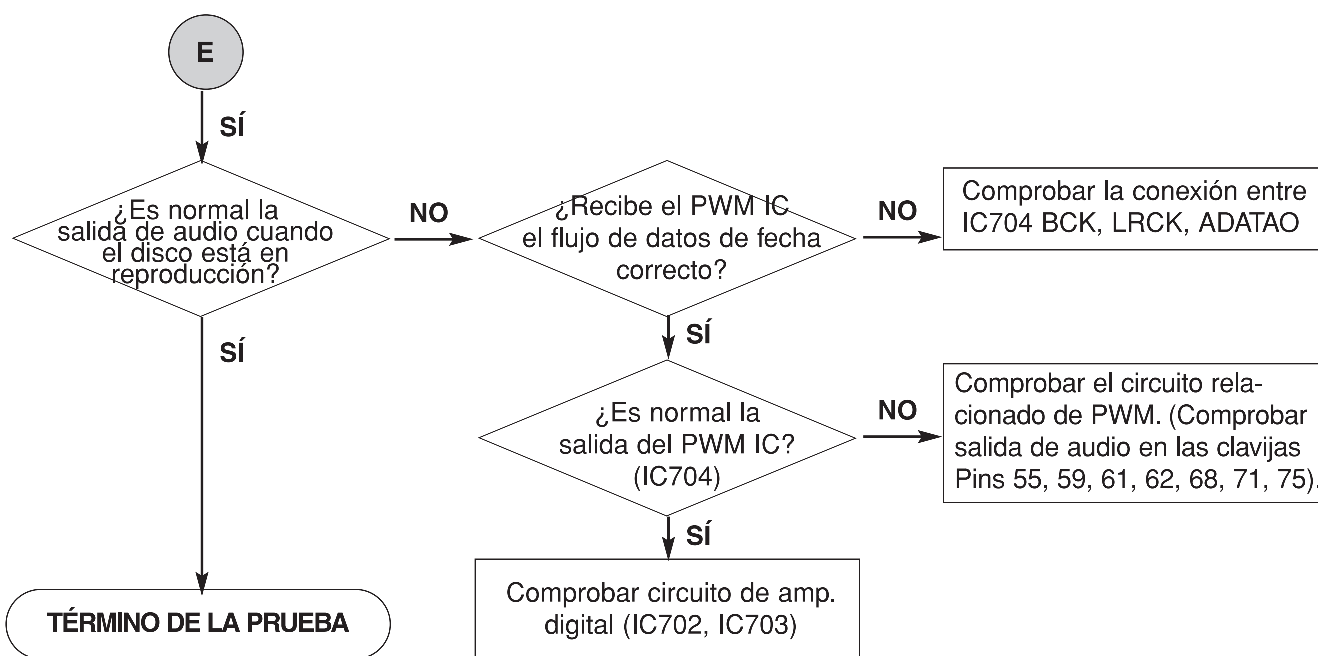

A
SÍ
ENCENDIDO
SÍ
¿Mostrar el LOGO?
NO
¿Funciona correctamente la memoria flash?
NO
Comprobar las líneas de conexión entre FLASH y MT1389/L y si el tiempo de acceso a FLASH es o no correcto.
SÍ
SÍ
¿SDRAM funciona correctamente?
NO
Comprobar las líneas de conexión entre SDRAM (IC504) y MT1389/L, y si el SDRAM ha sufrido daños.
SÍ
¿Son correctas las salidas de VÍDEO MT1389/L?
NO
Comprobar el circuito relacionado de las clavijas Pins99, 102, 103, 104 de MT1389/L IC50.
SÍ
Comprobar la conexión del cable de AV al equipo de TV.
¿Se desplaza la bandeja en el interior cuando no se encuentra en posición cerrada?
NO
¿Es normal la señal OPEN_SW, CLOSE_SW?
NO
¿Es normal la señal OPEN_SW, CLOSE_SW?
SÍ
SÍ
¿Es normal la senal TROPEN y TRCLOSE?
NO
Comprobar las clavijas IO de control de la bandeja en MT1389/L.
SÍ
¿Es normal la señal LOAD+ y LOAD -?
NO
Comprobar el circuito IC401 de amplificación de control de la bandeja.
SÍ
Comprobar la conexión del cable entre la PCBA principal y el cargador. (MECHA)
B


B
SÍ
¿Se desplaza el SOPORTE hacia el interior cuando no se encuentra en posición exterior?
NO
¿Está alta la clavija DRV_MUTE de la unidad del motor?
NO
Comprobar la línea de conexión del DRV_MUTE
SÍ
SÍ
¿Está alta la clavija DRV_MUTE de la unidad del motor?
NO
Comprobar el circuito relacionado de SLEGN.
SÍ
¿Son correctas las salidas de SLED+ y SLED-?
NO
Comprobar el circuito de amplifi-cación en la unidad del motor.
SÍ
No introducir un disco y cerrar la bandeja.
Comprobar la conexión del cable con MECHA.
¿Experimenta desplazamientos la lente óptica para buscar el enfoque?
NO
¿Enfoque correcto a la unidad del motor?
NO
Comprobar conexión de enfoque en MT1389/L y la unidad del motor.
SÍ
SÍ
¿Son correctas las salidas de F+ y F-?
NO
Comprobar el circuito de amplifi-cación en la unidad del motor.
SÍ
Comprobar la conexión del cable con el cabezal de lectura.
C

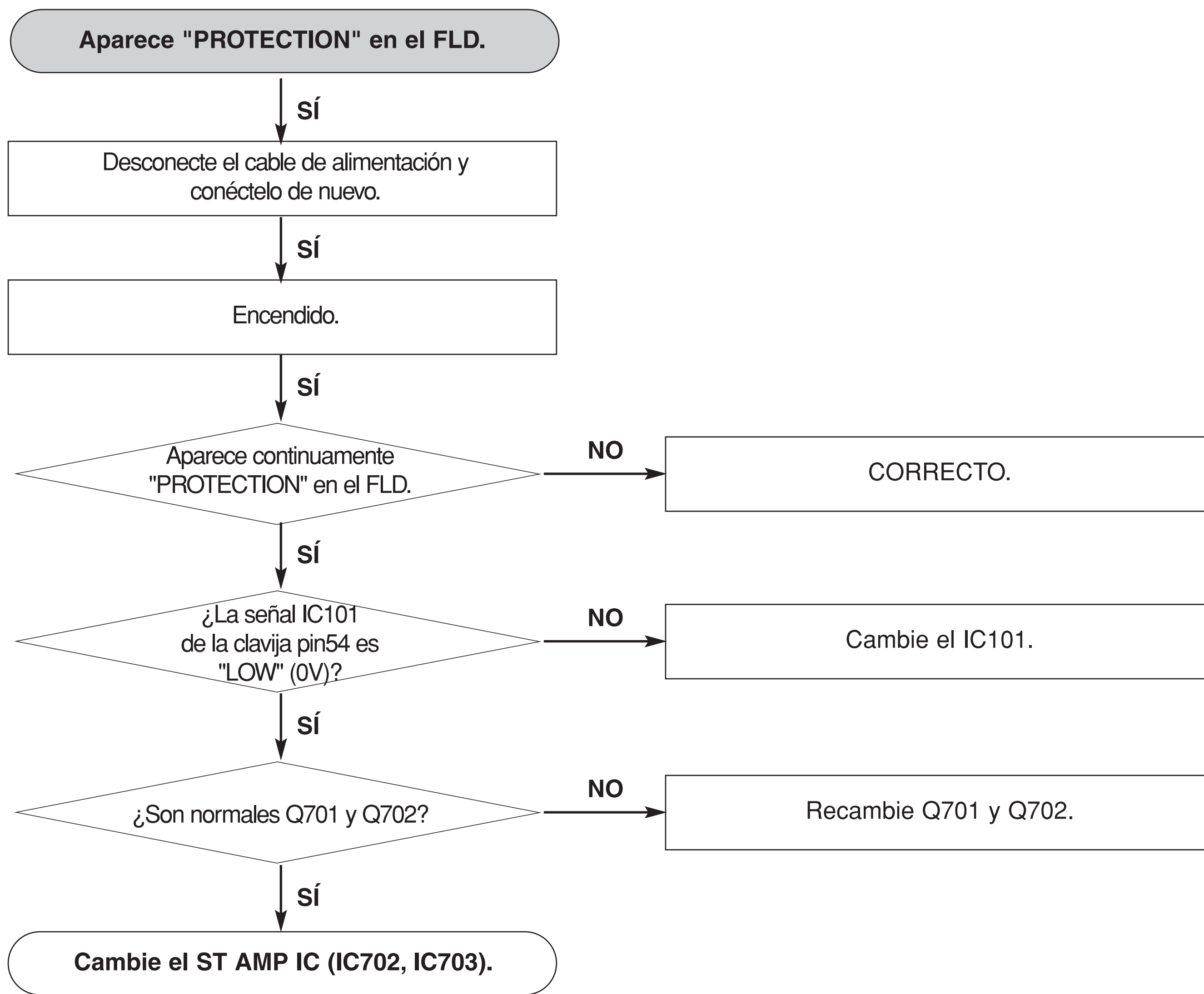

C
Sí
¿Se enciende el láser durante la lectura del disco?
NO
¿Son correctas las salidas del DVDLS o CDLD?
NO
Comprobar el circuito de potencia del láser en MT1389/L y la conexión del transistor de potencia. (Q401, Q402).
Sí
Sí
¿Es correcta la tensión del colector del transistor de potencia? (Q401,Q402)
NO
Comprobar el circuito relacionado en el transistor de potencia del láser.
Sí
Comprobar la conexión del cable entre la salida del transistor y el lector.
¿Introducir disco?
NO
Láser apagado
Sí
¿Es correcta la IS del disco?
NO
¿Es correcta la salida RF en MT1389/L.
NO
Comprobar el circuito relacionado en la señal RF del MT1389/L.
Sí
Sí
Comprobar la conexión RF entre AM5890 y MT1389/L.
¿Gira correctamente el lector?
NO
¿Es correcta la salida del LECTOR en MT1389/L?
NO
Comprobar el circuito relacionado con el LECTOR en MT1389/L.
Sí
Sí
¿Es correcta la salida SPNP SPNN?
NO
Comprobar el circuito de amplificación de control del lector en la unidad del motor.
Sí
Comprobar la conexión del cable entre el lector y la PCB principal.
D



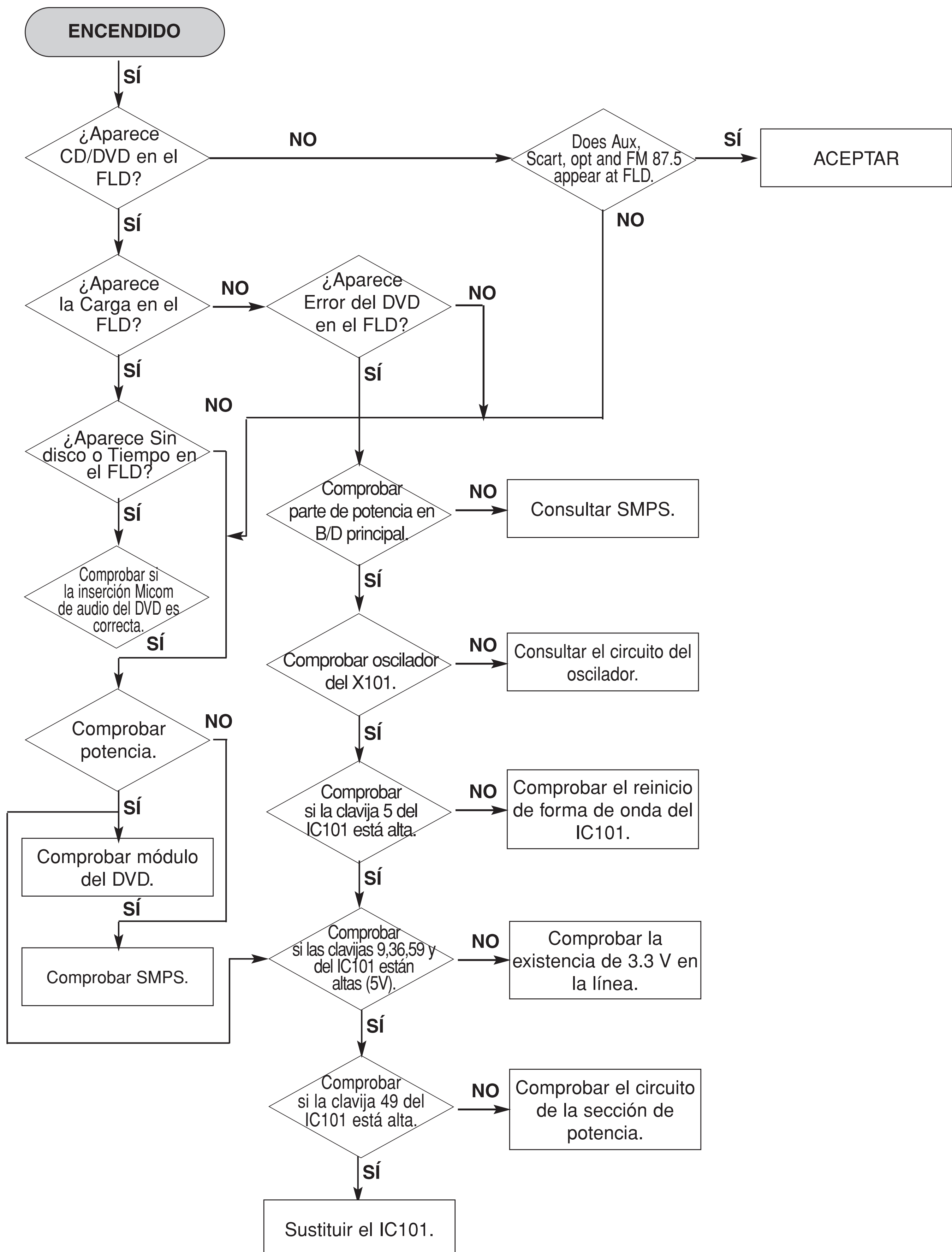
D
SÍ
¿Es correcto el enfoque ENCENDIDO?
NO
Señales correctas en A, B, C, D de MT1389/L.
NO
Comprobar las conexiones entre MT1389/L y el cabezal lector.
SÍ
SÍ
¿Es correcta la señal CD-DVDCT en el MT1389/L.
NO
Comprobar el circuito relacionado en la señal CD-DVDCT del MT1389/L.
SÍ
Comprobar la conexión CD_DVDCT entre IP9009 y MT1389/L.
¿Es correcta la pista actual?
NO
¿Es correcta la señal CD-DVDCT en el MT1389/L?
NO
Comprobar el circuito relacionado en MT1389/L.
SÍ
SÍ
¿Es correcta la señal de PISTA en MT1389/L?
NO
Comprobar conexión de PISTA en MT1389/L y la unidad del motor.
SÍ
¿Es correcta la salida TR+ y TR-?
NO
Comprobar el circuito de amplifi-cación de control de seguimiento en la unidad del motor.
SÍ
Comprobar la conexión del cable en el cabezal de lectura.
¿Está el disco en reproducción?
NO
Comprobar la forma de onda de la señal RF
SÍ
E


E
SÍ
¿Es normal la salida de audio cuando el disco está en reproducción?
NO
¿Recibe el PWM IC el flujo de datos de fecha correcto?
NO
Comprobar la conexión entre IC704 BCK, LRCK, ADATAO
SÍ
SÍ
¿Es normal la salida del PWM IC? (IC704)
NO
Comprobar el circuito relacionado de PWM. (Comprobar salida de audio en las clavijas Pins 55, 59, 61, 62, 68, 71, 75).
SÍ
TÉRMINO DE LA PRUEBA
Comprobar circuito de amp. digital (IC702, IC703)

6. PROTECCIÓN AMP



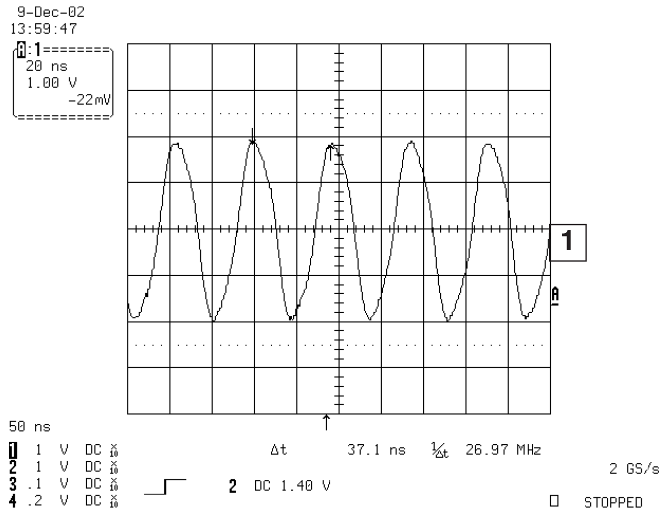
7. Circuito μ-COM de AUDIO (DVD y AMP)



DETALLES Y FORMAS DE ONDA EN LAS PRUEBAS Y ELIMINACIÓN DE ERRORES DEL SISTEMA

1. SEÑAL DE 27 MHz DEL RELOJ, REINICIO, FLASH R/W DEL SISTEMA

1) El reloj principal del MT1389/L se encuentra a 27 MHz (X501)



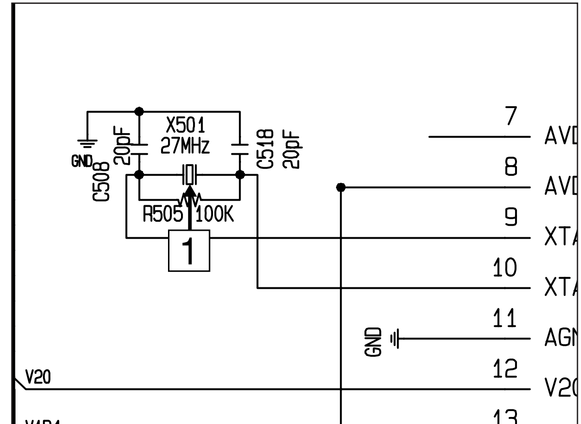
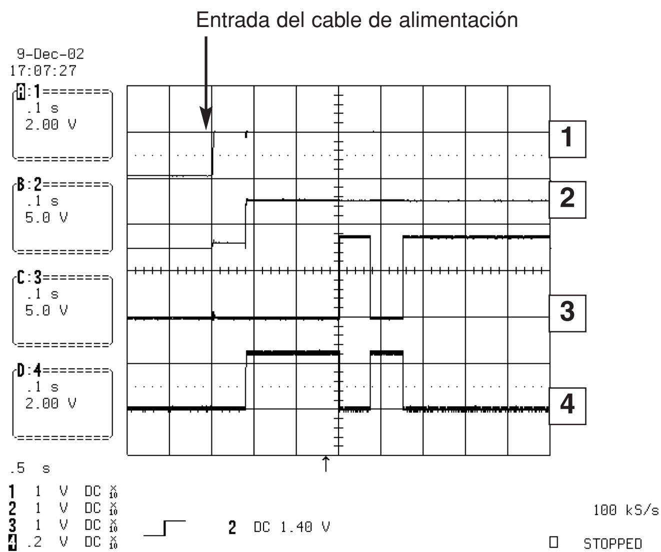
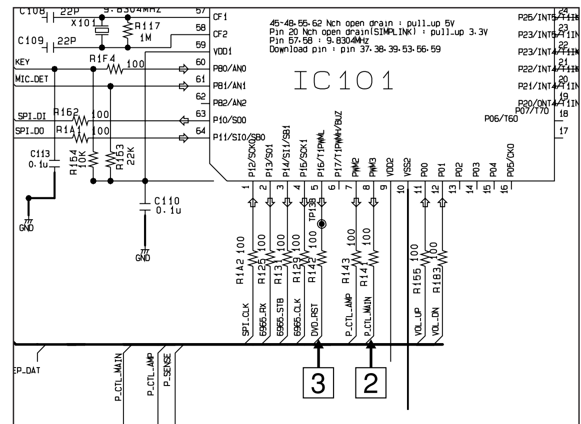


FIG 1-1

2) El reinicio del MT1389/L es muy activo.





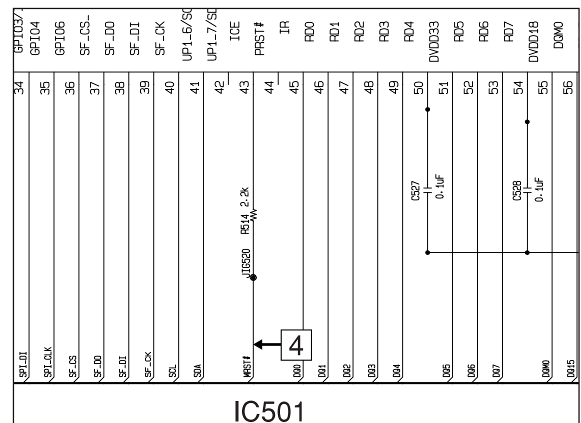
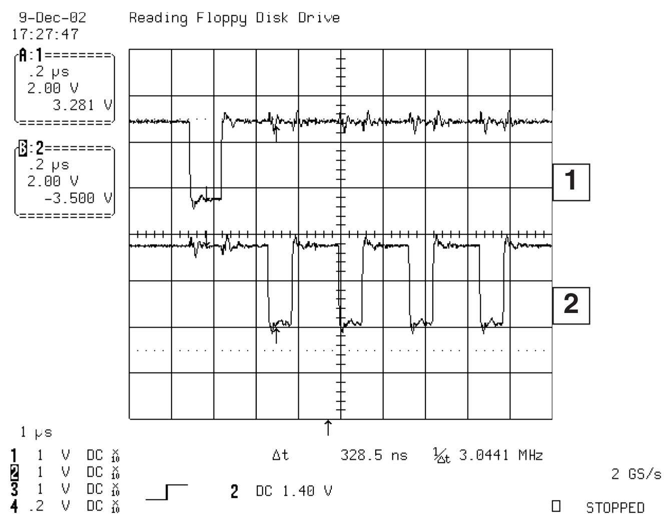


FIG 1-2

3) Señal de activación de flash R/W durante la descarga (descarga)



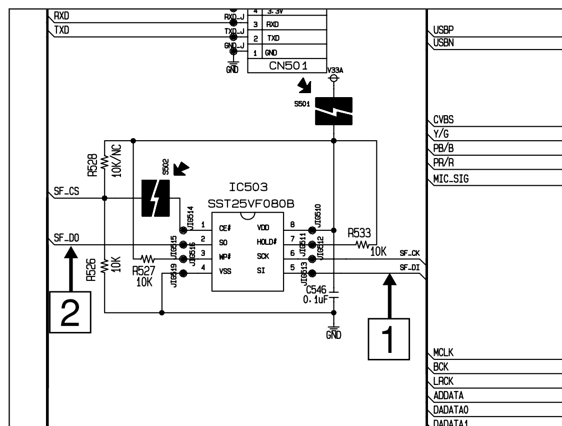
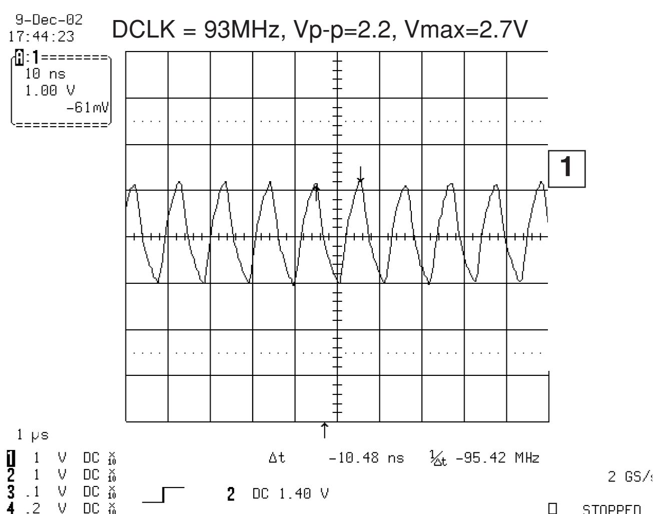


FIG 1-4

2. RELOJ SDRAM

1) El reloj principal del MT1389/L se encuentra a 27 MHz (X501)



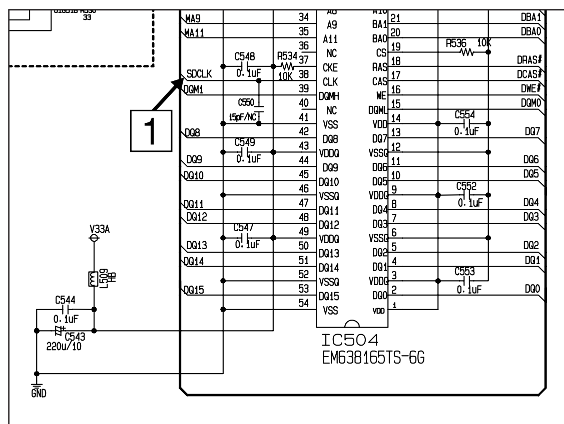


FIG 2-1

3. SEÑAL ABRIR/CERRAR BANDEJA

1) Forma de onda de la bandeja abierta/cerrada

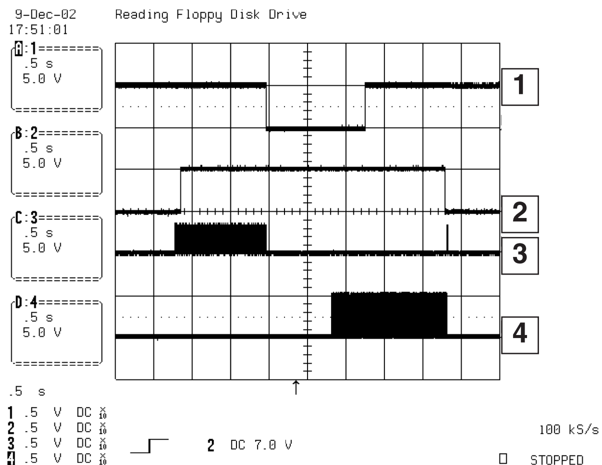


FIG 3-1

2) Forma de onda de la bandeja cerrada

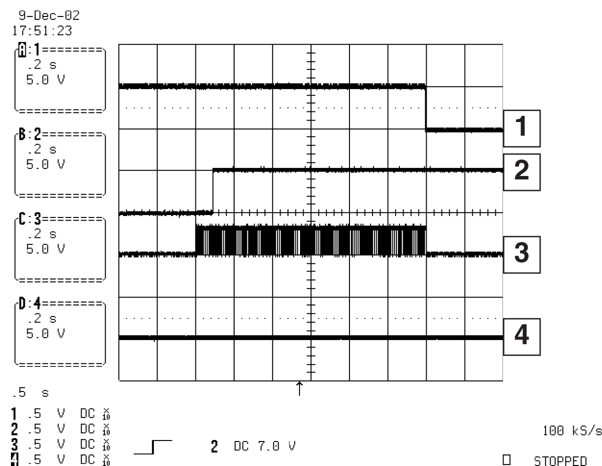


FIG 3-2

3) Forma de onda de la bandeja abierta

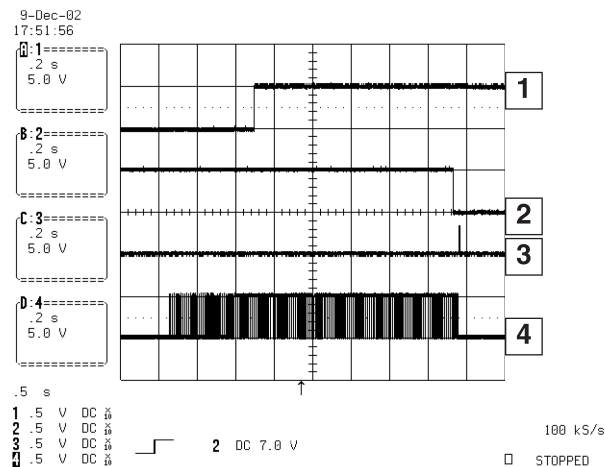
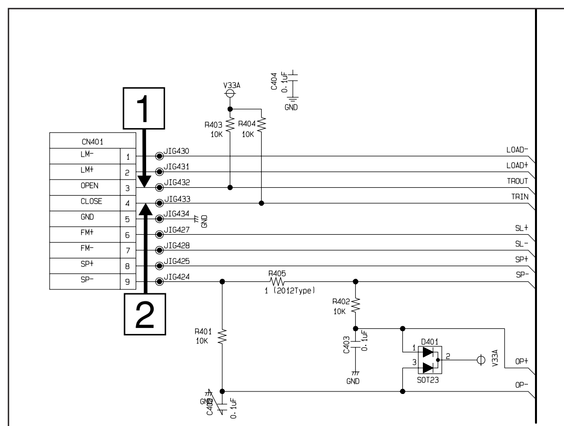
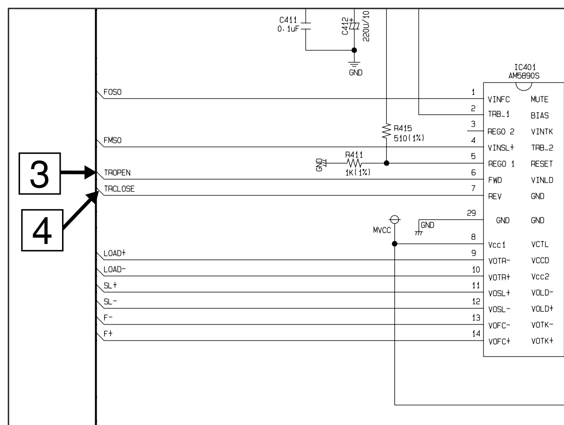


FIG 3-3





4. SEÑAL RELACIONADA CON EL CONTROL SLED (CONDICIÓN 'SIN DISCO')

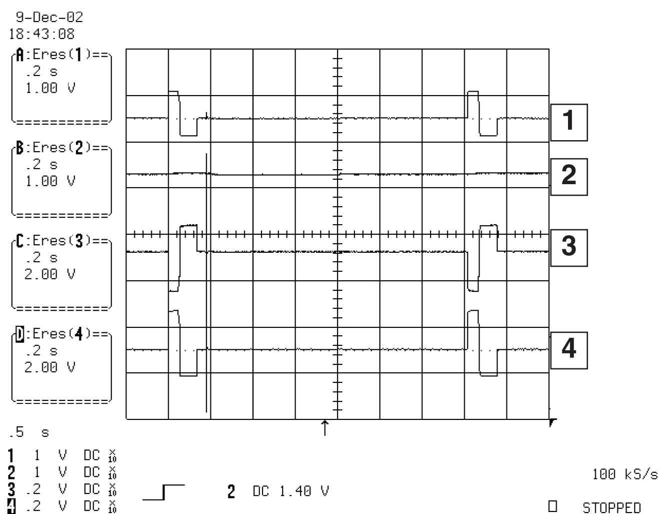
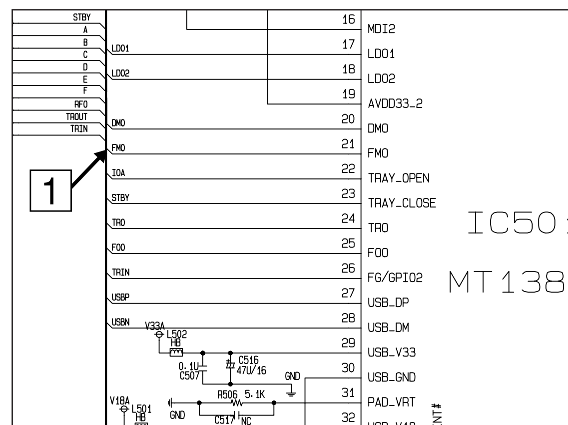
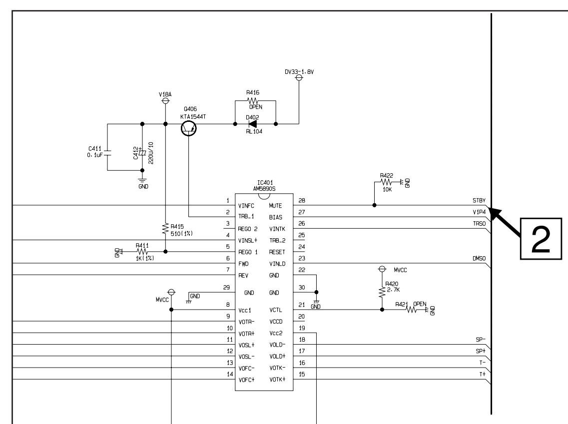
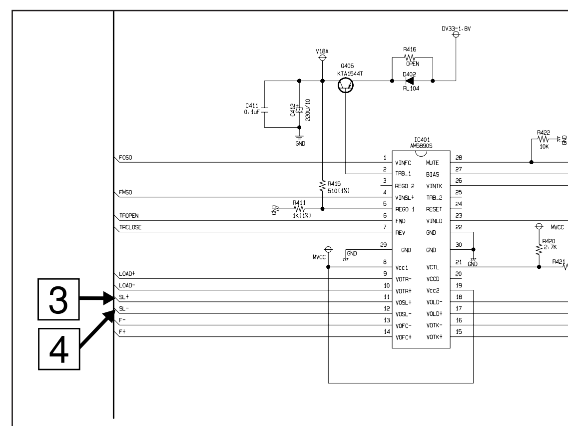


FIG 4-1







5. SEÑAL RELACIONADA CON EL CONTROL DE LA LENTE (CONDICIÓN 'SIN DISCO')

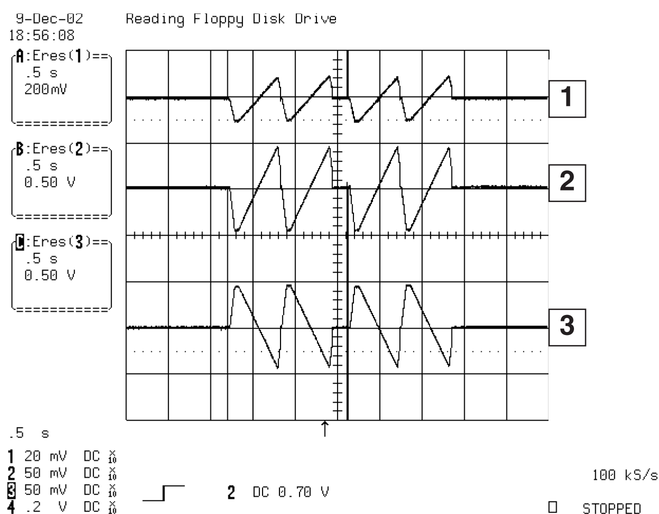
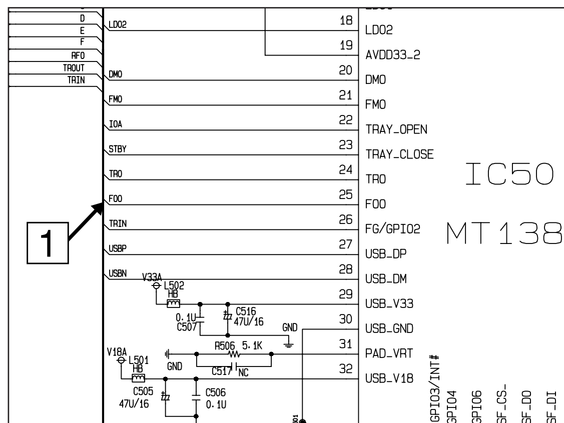
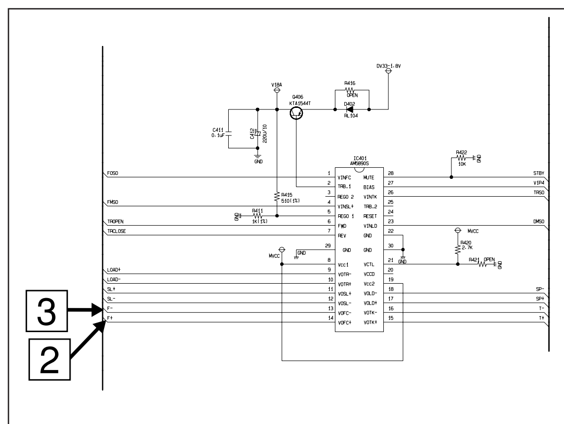
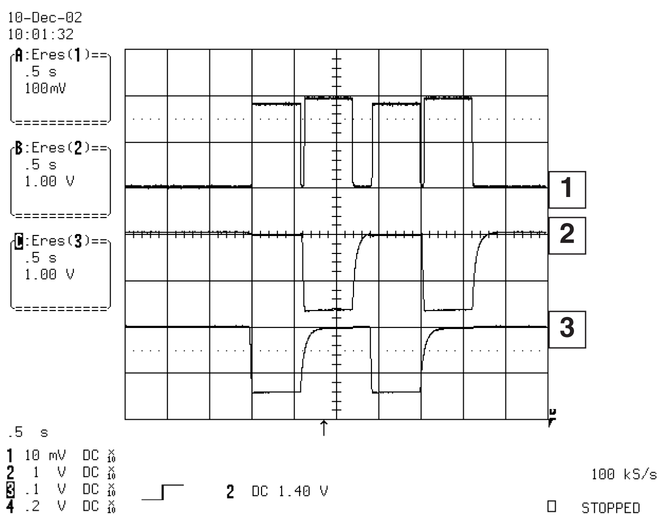


FIG 5-1





6. SEÑAL RELACIONADA CON EL CONTROL DEL LÁSER (CONDICIÓN 'SIN DISCO')



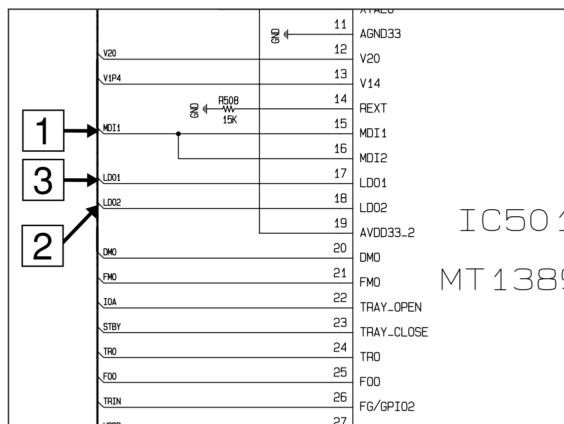
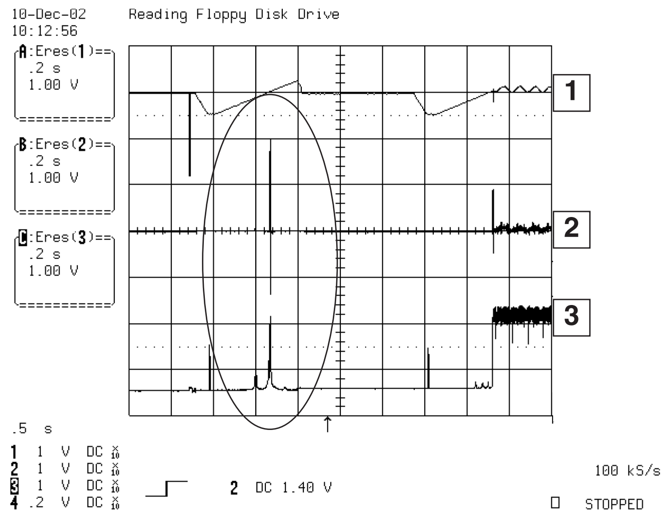


FIG 6-1

7. FORMAS DE ONDA DE ESTIMACIÓN DEL TIPO DE DISCO



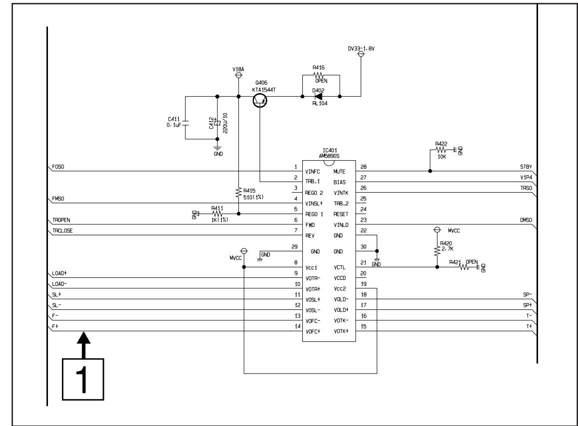
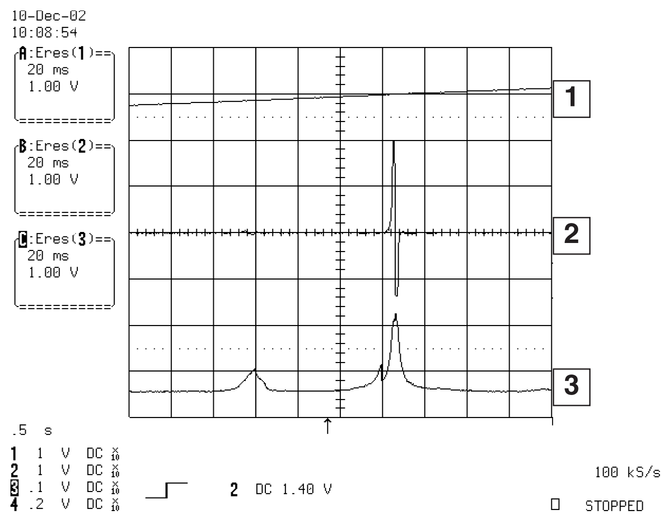


FIG 7-1 (DVD)



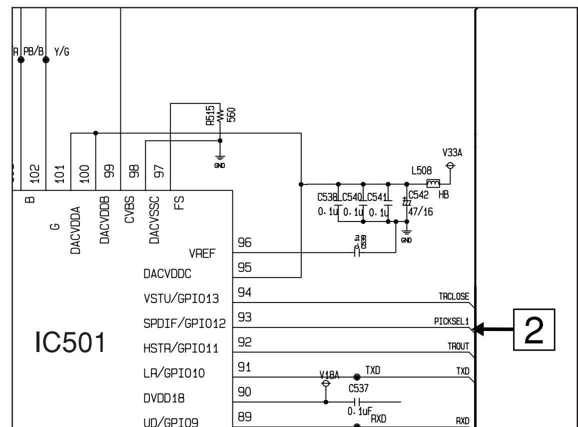
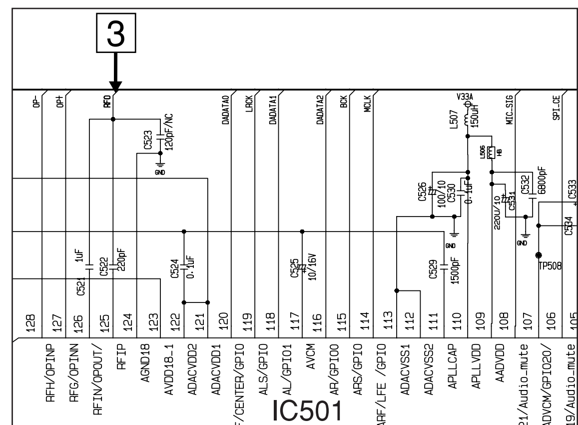


FIG 7-2 (DVD)



10-Dec-02 Reading Floppy Disk Drive
10:15:41

A:Eres(1)==
.5 s
1.00 V

B:Eres(2)==
.5 s
1.00 V

C:Eres(3)==
.5 s
1.00 V

1
2
3

.5 s
1 1 V DC x10
2 1 V DC x10
3 1 V DC x10
4 .2 V DC x10
2 DC 1.40 V
100 kS/s
STOPPED

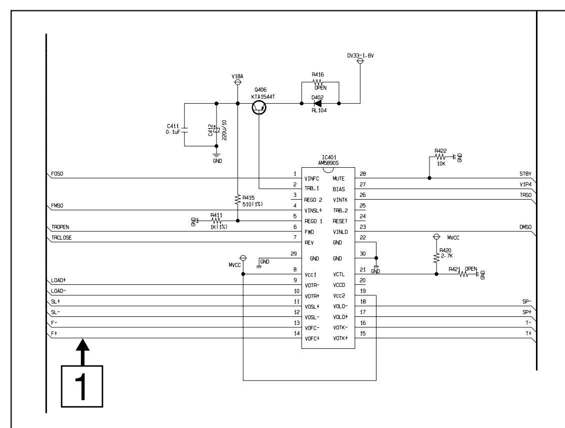


FIG 7-3 (CD)

10-Dec-02
10:16:16

A:Eres(1)==
50 ms
1.00 V

B:Eres(2)==
50 ms
1.00 V

C:Eres(3)==
50 ms
1.00 V

1
2
3

.5 s
1 1 V DC x10
2 1 V DC x10
3 .1 V DC x10
4 .2 V DC x10
2 DC 1.40 V
100 kS/s
STOPPED

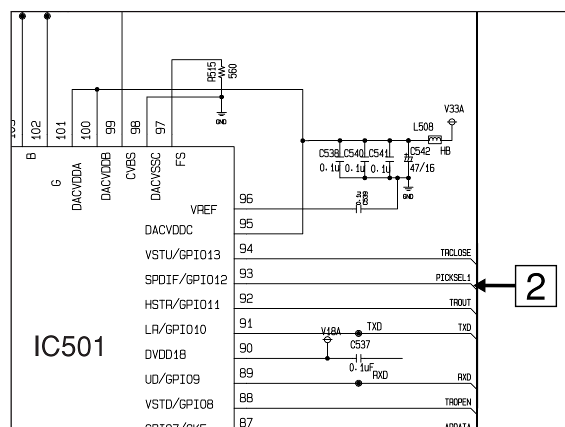
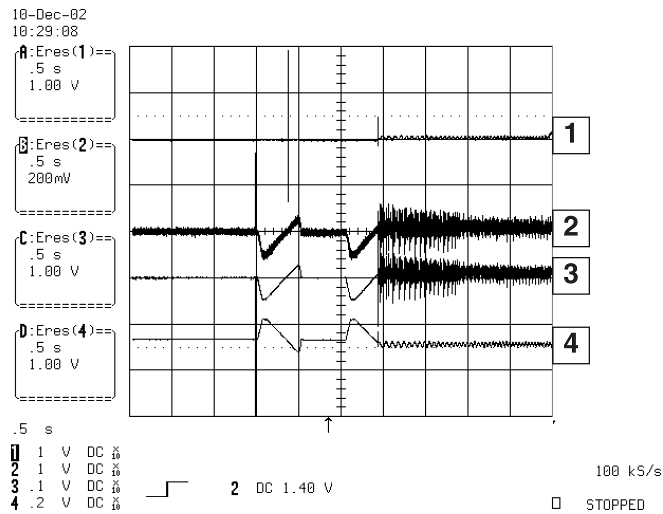


FIG 7-4 (CD)

3
OP-
OP+
RFO
DADATA0
LRCK
DADATA1
DADATA2
BCK
MCLK
V33A
L507
MIC_SIG
C523
120pF/NC
C521
1uF
C522
220pF
C524
0.1uF
C525
10/16V
C526
100/10
C530
0.1uF
C529
1500pF
C532
6800pF
220U/10
128
127
126
125
124
123
122
121
120
119
118
117
116
115
114
113
112
111
110
109
108
107
RFH/OPINP
RFG/OPINN
FIN/OPOUT/
RFIP
AGND18
AVDD18_1
ADACVDD2
ADACVDD1
ENTER/GPIO
ALS/GPIO
AL/GPIO1
AVCM
AR/GPIO0
ARS/GPIO
/LFE /GPIO
ADACVSS1
ADACVSS2
APLLCAP
APLLVDD
AADVDD
Audio_mute

8. ATENCIÓN A LAS FORMAS DE ONDA



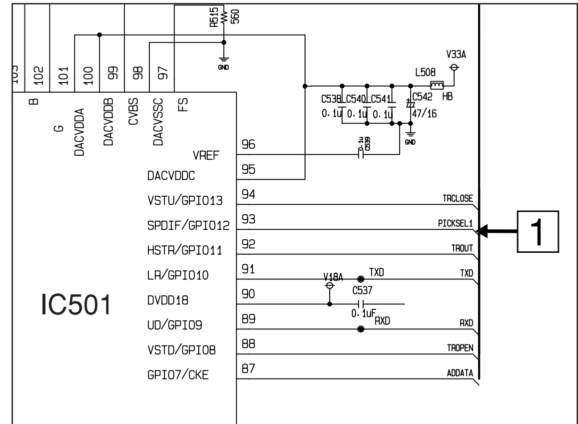
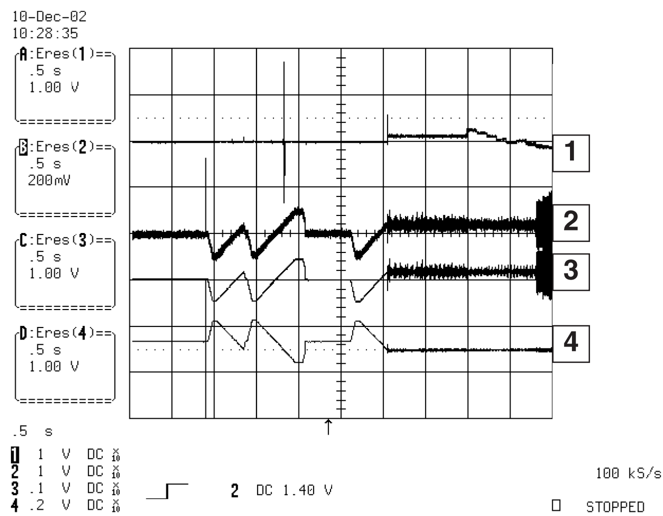


FIG 8-1 (DVD)



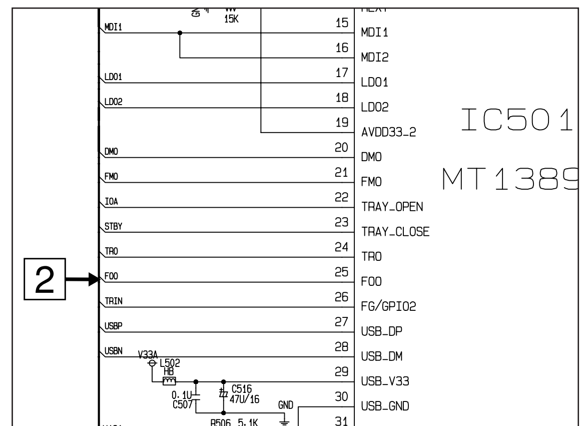
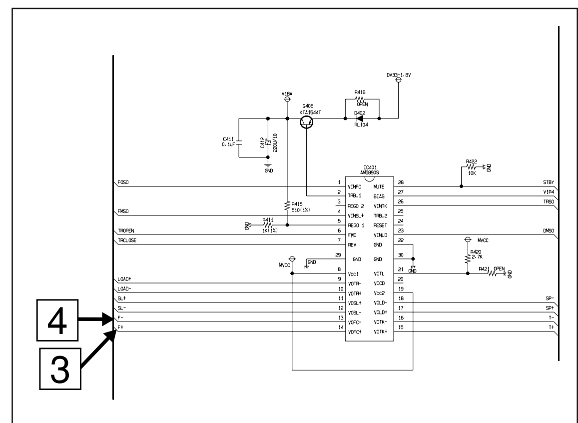


FIG 8-2 (CD)



9. FORMAS DE ONDA DE CONTROL DEL LECTOR (CONDICIÓN 'SIN DISCO')

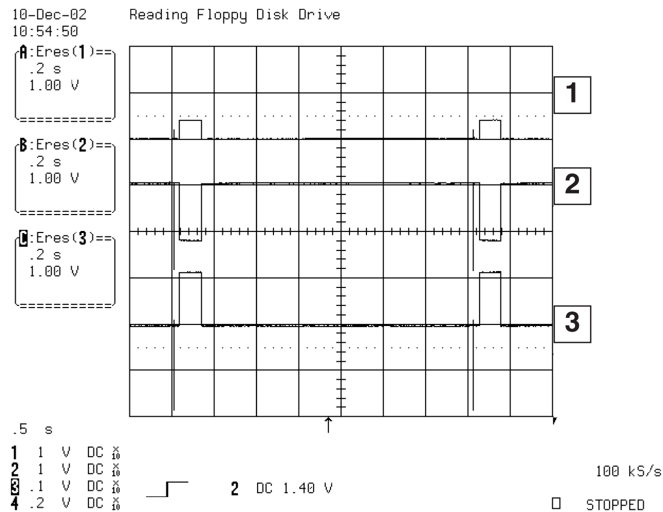
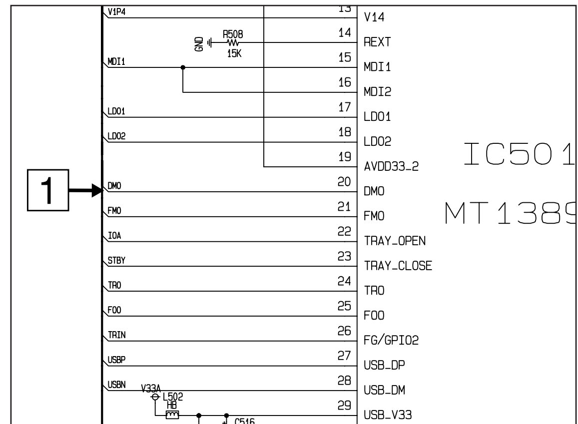
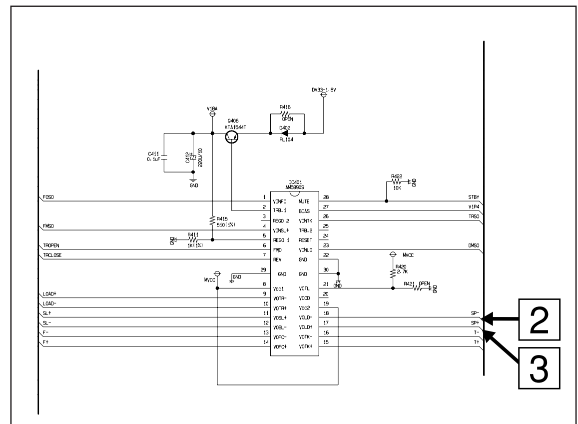


FIG 9-1





10. SEÑAL RELACIONADA CON EL CONTROL DE SEGUIMIENTO (Comprobación del sistema)

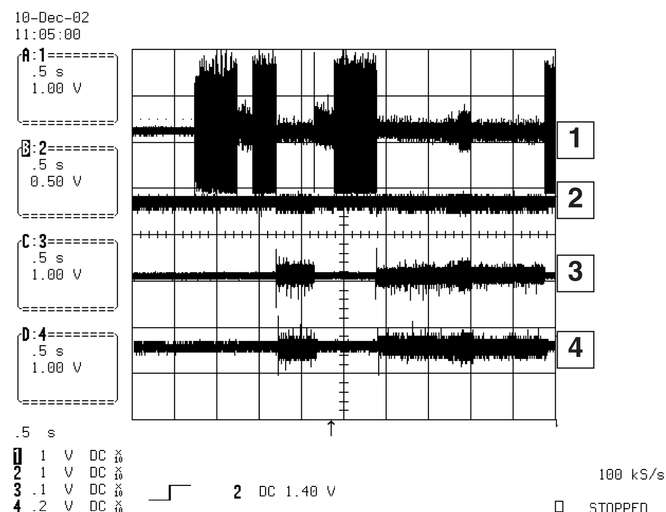
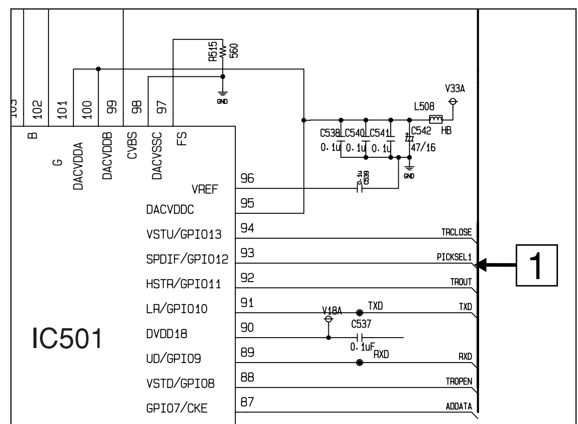


FIG 10-1(DVD)



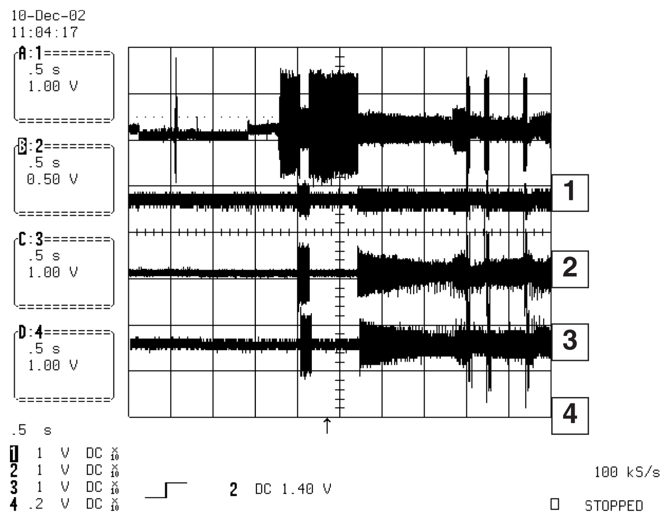
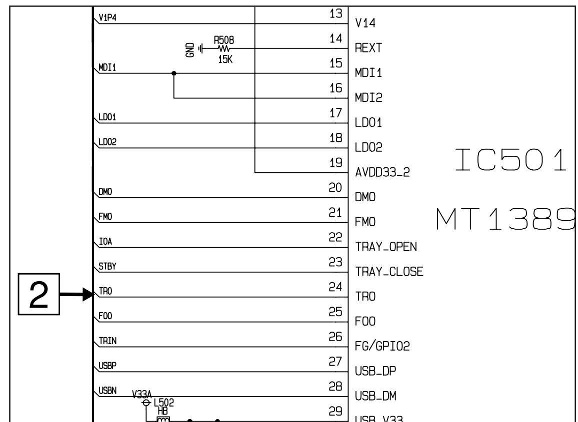
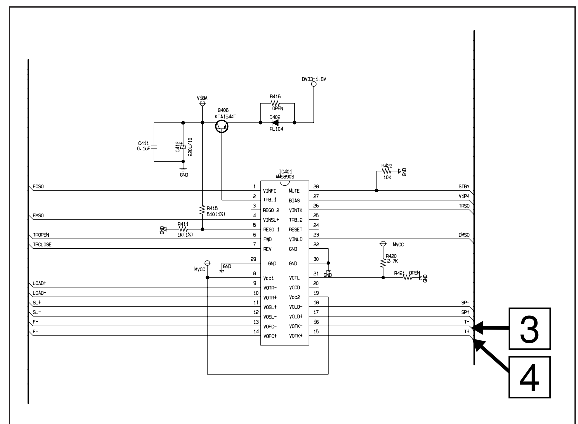


FIG 10-2(CD)





11. FORMAS DE ONDA DE LA SALIDA DE VÍDEO MT1389/L

1) Señal de barra a todo color (COMPUEST.)

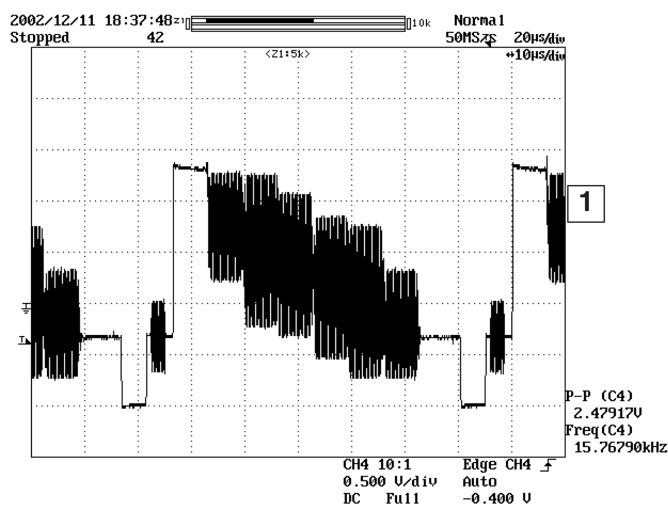
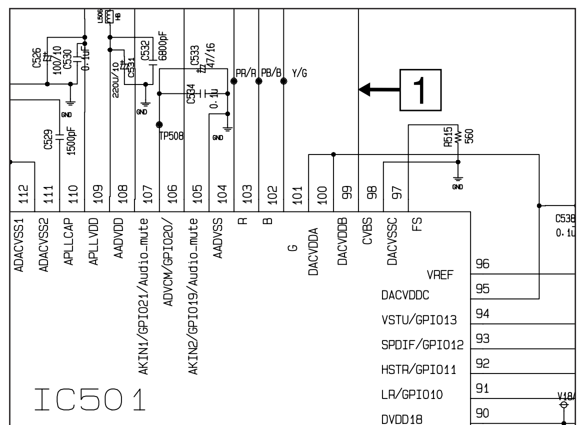
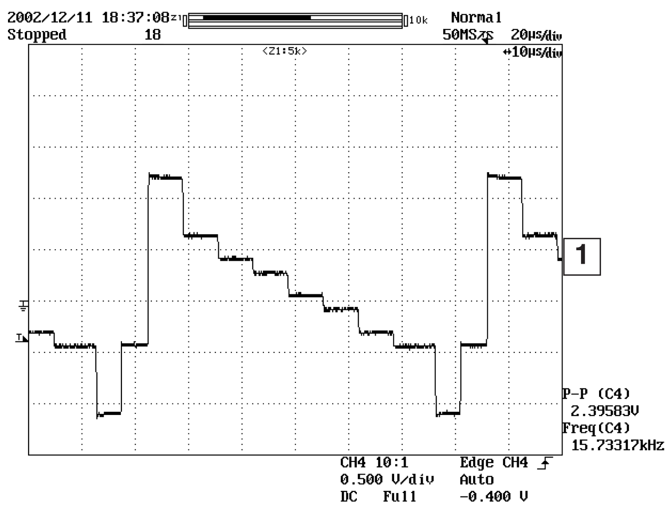


FIG 11-1



2) Y



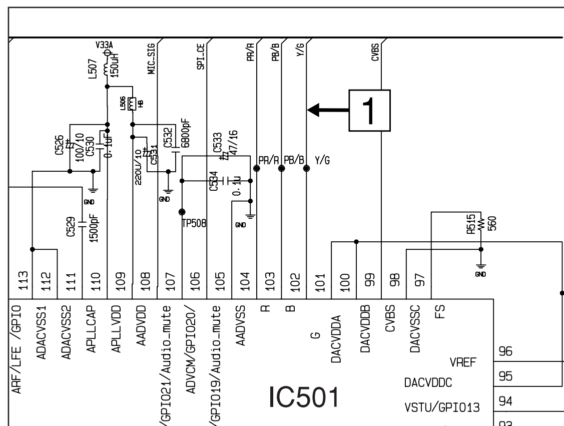
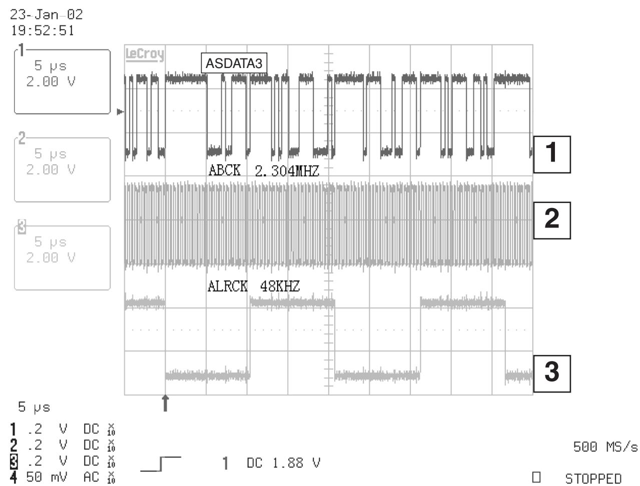


FIG 11-2

12. SALIDA DE AUDIO PROCEDENTE DE MT1389L

1) Audio I/D



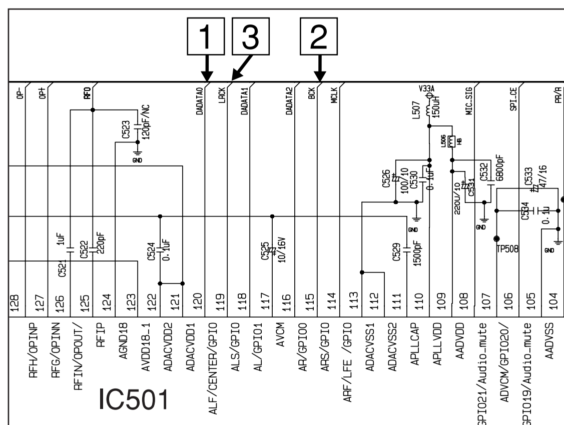
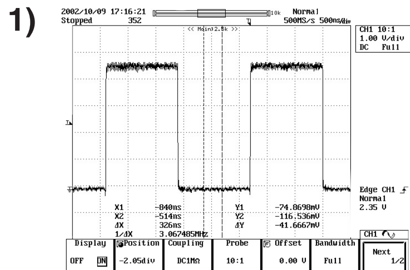


FIG 12-1

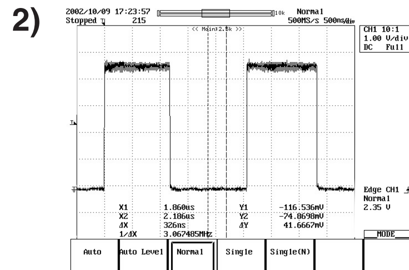
13. FORMAS DE ONDA DEL DVD Y AMP

1)



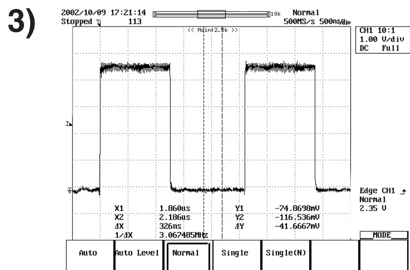
• R703 → TP704

2)



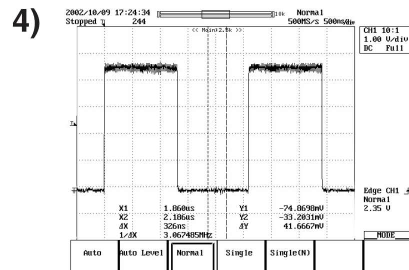
• R720 → TP711

3)



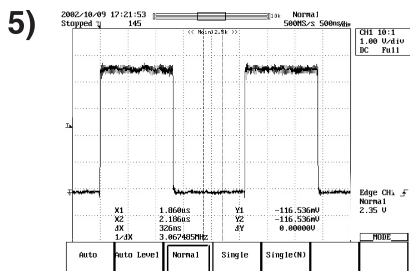
• R704 → TP707
or
R717 → TP705

4)



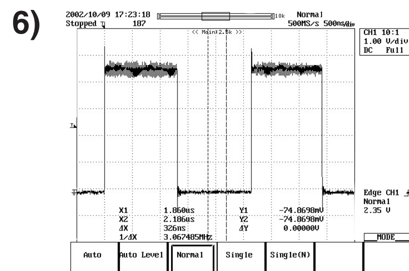
• R709 → TP713

5)



• R707 → TP702

6)



• R701 → TP708

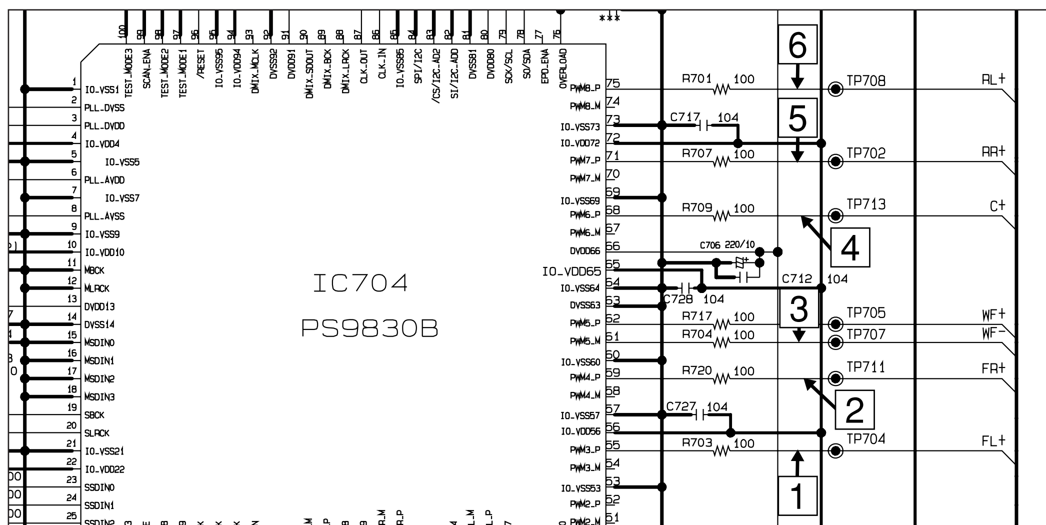
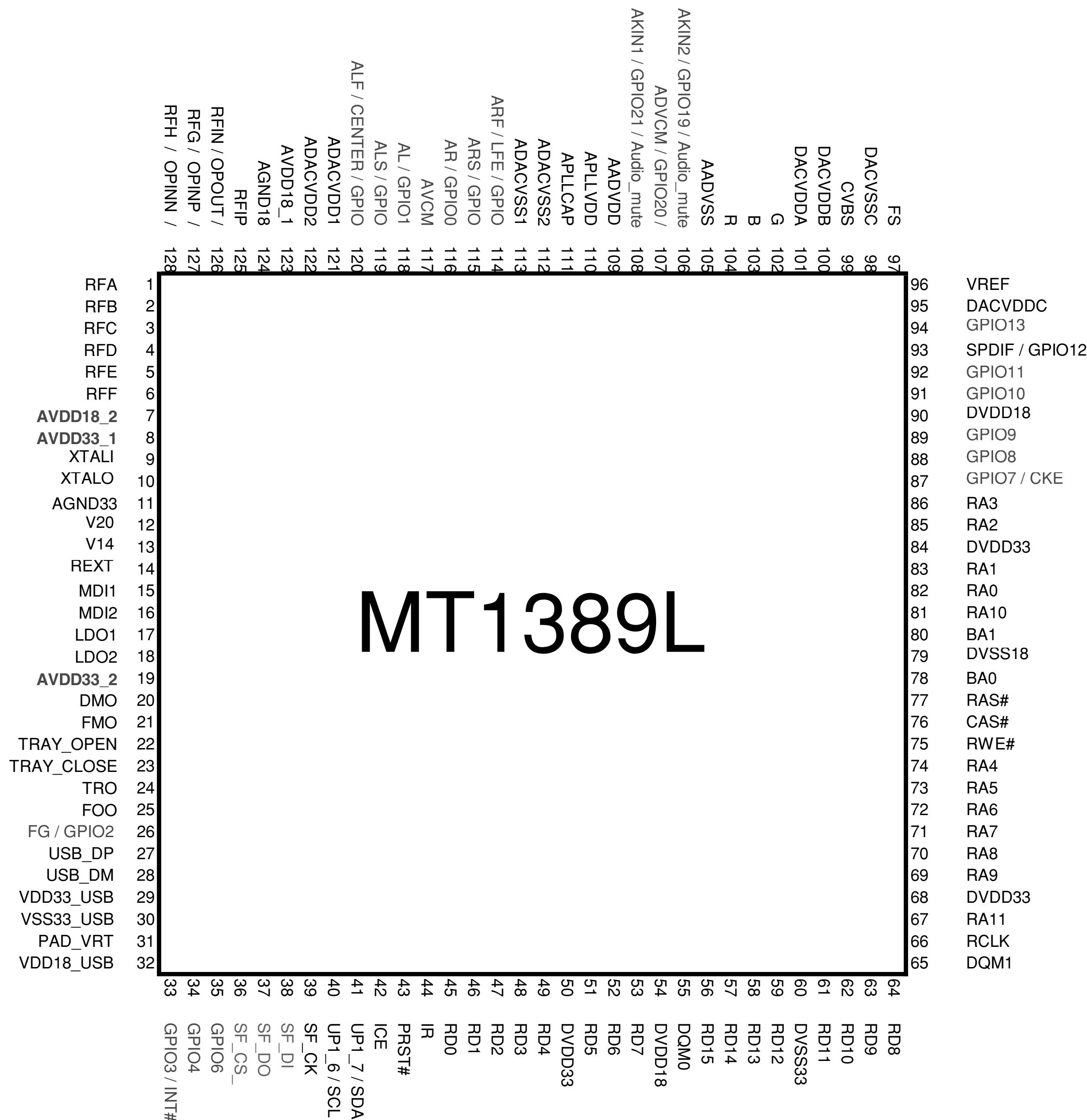


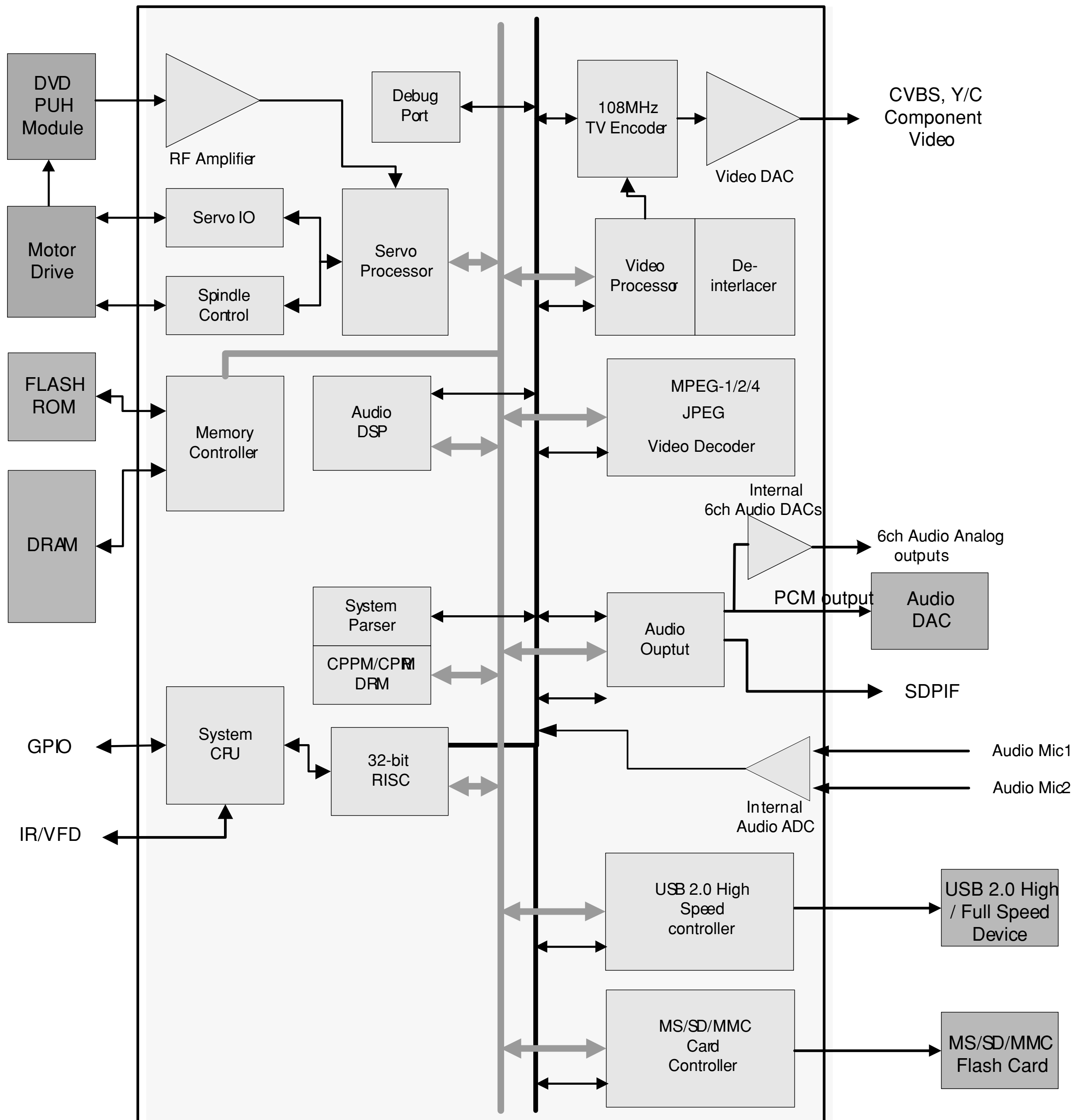
DIAGRAMA DE BLOQUE INTERNO DE CIs

1. IC501 MPEG(MT1389L)

• CONFIGURACIÓN DE PINS



• **DIAGRAMA DE BLOQUE**



• DESCRIPCIÓN DE PINS

• Abbreviations:
SR: Slew Rate
PU: Pull Up
PD: Pull Down
SMT: Schmitt Trigger
4mA~16mA: Output buffer driving strength.

Pin	Main	Alt.	Type	Description
			Analog I nterface (66)	
125	RFIP		Analog Input	AC coupled DVD RF signal input RFIP
126	RFIN	OPOUT	Analog Input	AC coupled DVD RF signal input RFIN
127	RFG	OPINP	Analog Input	Main beam, RF AC input path
128	RFH	OPINN	Analog Input	Main beam, RF AC input path
1	RFA		Analog Input	RF main beam input A
2	RFB		Analog Input	RF main beam input B
3	RFC		Analog Input	RF main beam input C
4	RFD		Analog Input	RF main beam input D
5	RFE		Analog Input	RF sub beam input E
6	RFF		Analog Input	RF sub beam input E
7	AVDD18_2		Analog power	Analog 1.8V power
8	AVDD33_1		Analog power	Analog 3.3V power
9	XTALI		Input	27MHz crystal input
10	XTALO		Output	27MHz crystal output
11	AGND33		Analog Ground	Analog Ground
12	V20		Analog output	Reference voltage 2.0V
13	V14		Analog output	Reference voltage 1.4V
14	REXT		Analog Input	Current reference input. It generates reference current for RF path. Connect an external 15K resistor to this pin and AVSS
15	MDI1		Analog Input	Laser power monitor input
16	MDI2		Analog Input	Laser power monitor input
17	LDO1		Analog Output	Laser driver output
18	LDO2		Analog Output	Laser driver output
19	AVDD33_2		Analog Power	Analog 3.3V power
20	DMO		Analog Output	Disk motor control output. PWM output
21	FMO		Analog Output	Feed motor control. PWM output
22	TRAY_OPEN		Analog Output	Tray PWM output/Tray open output
23	TRAY_CLOSE		Analog Output	Tray PWM output/Tray close output
24	TRO		Analog Output	Tracking servo output. PDM output of tracking servo compensator
25	FOO		Analog Output	Focus servo output. PDM output of focus servo compensator
26	FG	GPIO2	Analog	1) Motor Hall sensor input 2) GPIO
27	USB_DP		Analog Input	USB port DPLUS analog pin
28	USB_DM		Analog Input	USB port DMINUS analog pin
29	VDD33_USB		USB Power	USB Power pin 3.3V
30	VSS33_USB		USB Ground	USB ground pin
31	PAD_VRT		Analog Inout	USB generating reference current
32	VDD18_USB		USB Power	USB Power pin 1.8V
95	DACVDDC		Power	Power
96	VREF		Analog	Bandgap reference voltage
97	FS		Analog	Full scale adjustment (suggest to use 560 ohm)
98	DACVSSC		Ground	Ground pin for video DAC circuitry
99	CVBS		Analog	Analog composite output

Pin	Main	Alt.	Type	Description
100	DACVDDB		Power	3.3V power pin for video DAC circuitry
101	DACVDDA		Power	3.3V power pin for video DAC circuitry
102	Y/G		Analog	Green, Y, SY, or CVBS
103	B/CB/PB		Analog	Blue, CB/PB, or SC
104	R/CR/PR		Analog	Red, CR/PR, CVBS, or SY
105	AADVSS		Ground	Ground pin for 2ch audio ADC circuitry
106	AKIN2		Analog	1) Audio ADC input 2 2) MS_CLK set B 3) MCDATA 4) Audio Mute 5) HSYN/VSYN output 6) C5 7) GPIO
107	ADVCM		Analog	1) 2ch audio ADC reference voltageC 2) C6 3) GPIO
108	AKIN1		Analog	1) Audio ADC input 1 2) MS_D0 set B 3) Audio Mute 4) HSYN/VSYN output 5) C7 6) GPIO
109	AADVDD		Power	3.3V power pin for 2ch audio ADC circuitry
110	APLLVDD3		Power	3.3V Power pin for audio clock circuitry
111	APLLCAP		Analog InOut	APLL external capacitance connection
112	ADACVSS2		Ground	Ground pin for audio DAC circuitry
113	ADACVSS1		Ground	Ground pin for audio DAC circuitry
114	ARF / LFE	GPIO	Analog Output	1) Audio DAC sub-woofer channel output 2) While internal audio DAC not used: a. ACLK b. GPIO
115	ARS	GPIO	Analog Output	1) Audio DAC right Surround channel output 2) While internal audio DAC not used: a. ABCK b. GPIO
116	AR		Analog Output	1) Audio DAC right channel output 2) While internal audio DAC not used: a. SDATA2 b. GPIO c. RXD2
117	AV CM		Analog	Audio DAC reference voltage
118	AL	GPIO	Analog Output	1) Audio DAC left channel output 2) While internal audio DAC not used: a. SDATA1 b. GPIO c. RXD1
119	ALS	GPIO	Analog Output	1) Audio DAC left Surround channel output 2) While internal audio DAC not used: a. ALRCK b. GPIO
120	ALF /CENTER	GPIO	Analog Output	1) Audio DAC center channel output 2) While internal audio DAC not used: a. ASDATA0 b. GPIO
121	ADACVDD1		Analog Power	3.3V power pin for audio DAC circuitry
122	ADACVDD2		Analog Power	3.3V power pin for audio DAC circuitry
123	AVDD18_1		Analog Power	Analog 1.8V power
124	AGND18		Analog Ground	Analog Ground
			General Power/ Ground (7)	
54, 90	DVDD18		Power	1.8V power pin for internal digital circuitry

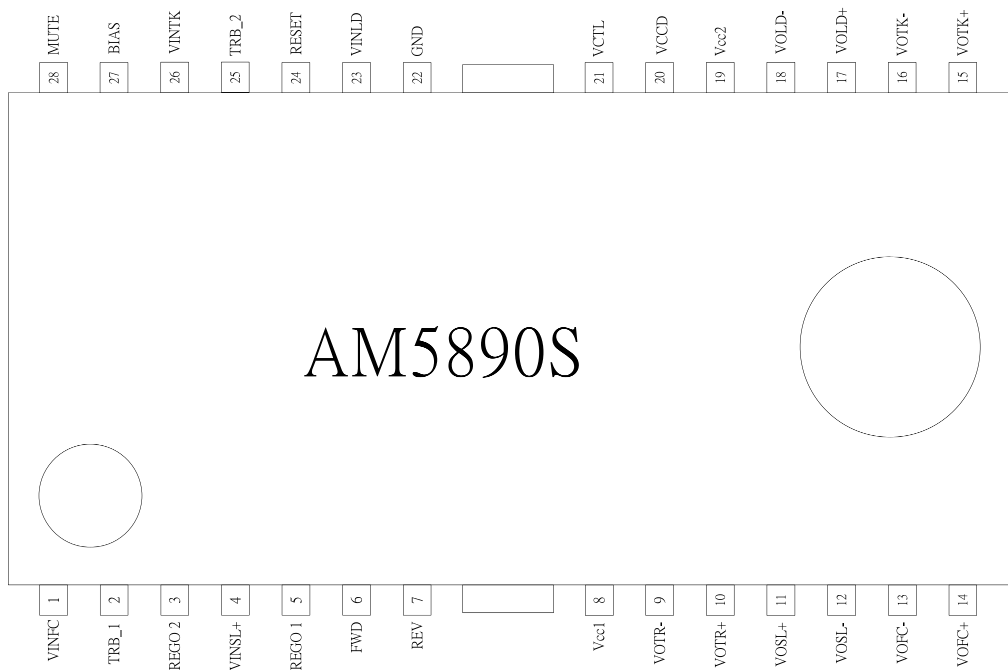
Pin	Main	Alt.	Type	Description
79	DVSS18		Ground	1.8V Ground pin for internal digital circuitry
50, 68,84	DVDD33		Power	3.3V power pin for internal digital circuitry
60	DVSS		Ground	3.3V Ground pin for internal digital circuitry
			Micro Controller , Flash I nterface and GPIO(12)	
33	GPIO3	INT#	InOut 8mA, SR PD, SMT	1) General purpose IO 3 2) Microcontroller external interrupt 1
34	GPIO4		InOut 4mA, PD	General purpose IO 4
35	GPIO6		InOut 4mA, PD	General purpose IO 6
36	SF_CS_		InOut 8mA, SR PU, SMT	Serial Flash Chip Select
37	SF_DO		InOut 8mA, SR PD, SMT	Serial Flash Dout
38	SF_DI		InOut 8mA, SR PU, SMT	Serial Flash Din
39	SF_CK		InOut 8mA, SR PD, SMT	Serial Flash Clock
40	UP1_6	SCL	InOut 8mA, SR PU, SMT	1) Microcontroller port 1-6 2) I2C clock pin
41	UP1_7	SDA	InOut 4mA, SR PU, SMT	1) Microcontroller port 1-7 2) I2C data pin
42	ICE		Input PD, SMT	Microcontroller ICE mode enable
43	PRST#		Input PU, SMT	Power on reset input, active low
44	IR		Input SMT	IR control signal input
		Dram Interface (37) (Sorted by position)		
45	RD0		InOut 4mA	DRAM data 0
46	RD1		InOut 4mA	DRAM data 1
47	RD2		InOut 4mA	DRAM data 2
48	RD3		InOut 4mA	DRAM data 3
49	RD4		InOut 4mA	DRAM data 4
51	RD5		InOut 4mA	DRAM data 5
52	RD6		InOut 4mA	DRAM data 6
53	RD7		InOut 4mA	DRAM data 7
55	DQM0		InOut 4mA, PD	Data mask 0
56	RD15		InOut 4mA	DRAM data 15
57	RD14		InOut 4mA	DRAM data 14
58	RD13		InOut 4mA	DRAM data 13

Pin	Main	Alt.	Type	Description
59	RD12		InOut 4mA	DRAM data 12
61	RD11		InOut 4mA	DRAM data 11
62	RD10		InOut 4mA	DRAM data 10
63	RD9		InOut 4mA	DRAM data 9
64	RD8		InOut 4mA	DRAM data 8
65	DQM1		InOut 4mA, PD	Data mask 1
66	RCLK		InOut 4mA, PD	Dram clock
67	RA11		InOut 4mA, PD	DRAM address bit 11
69	RA9		InOut 4mA, PD	DRAM address 9
70	RA8		InOut 4mA, PD	DRAM address 8
71	RA7		InOut 4mA, PD	DRAM address 7
72	RA6		InOut 4mA, PD	DRAM address 6
73	RA5		InOut 4mA, PD	DRAM address 5
74	RA4		InOut 4mA, PD	DRAM address 4
75	RWE#		Output 4mA, PD	DRAM Write enable, active low
76	CAS#		Output 4mA, PD	DRAM column address strobe, active low
77	RAS#		Output 4mA, PD	DRAM row address strobe, active low
78	BA0		InOut 4mA, PD	DRAM bank address 0
80	BA1		InOut 4mA, PD	DRAM bank address 1
81	RA10		InOut 4mA, PD	DRAM address 10
82	RA0		InOut 4mA, PD	DRAM address 0
83	RA1		InOut 4mA, PD	DRAM address 1
85	RA2		InOut 4mA, PD	DRAM address 2
86	RA3		InOut 4mA, PD	DRAM address 3
87	GPIO7	CKE	InOut 4mA, PD	1) GPIO 7 2) Dram Clock Enable 3) MS_CLK set A 4) Audio Mute 5) HSYN/VSYN input 6) C0
			GPIO (6)	
88	GPIO8		InOut 4mA, PD	1) GPIO8 2) MS_BS set A 3) SD_CLK set A 4) ASDATA2 5) ACLK

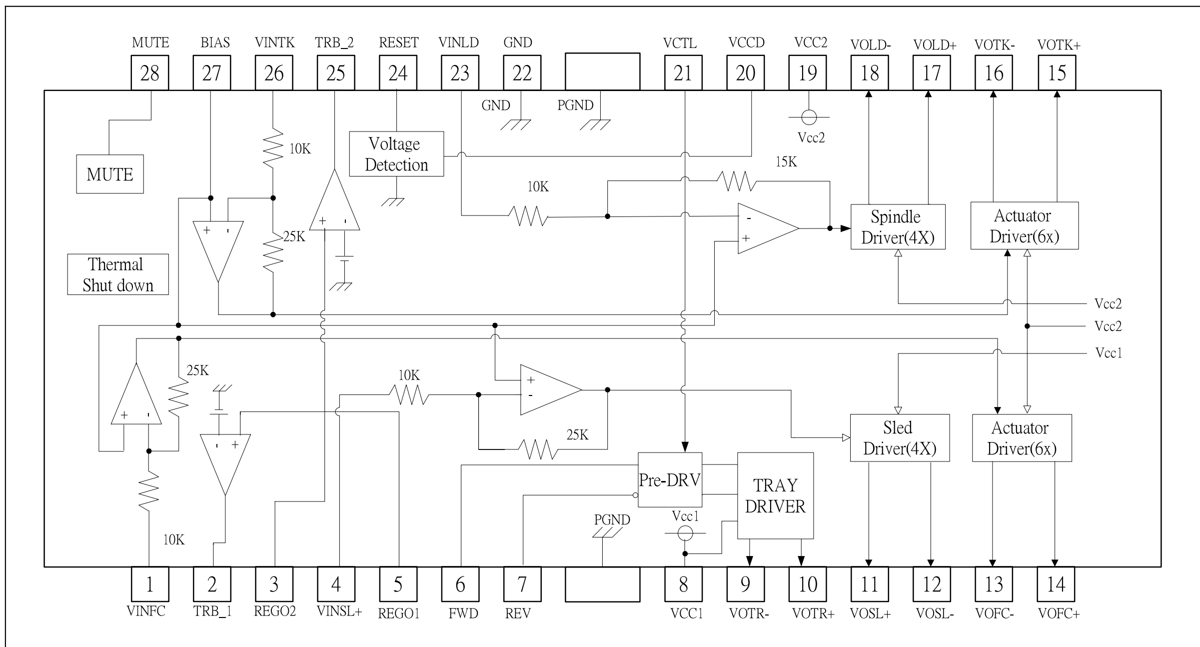
Pin	Main	Alt.	Type	Description
				6) Audio Mute 7) HSYN/VSYN input 8) C1
89	GPIO9		InOut 4mA, PD	1) GPIO9 2) MS_D0 set A 3) SD_CMD set A 4) ASDATA1 5) ABCK 6) C2 7) RXD1
91	GPIO10		InOut 4mA, PD	1) GPIO10 2) SD_CLK set B 3) SD_D0 set A 4) ASDATA0 5) ALRCK 6) HSYN/VSYN output 7) C3 8) TXD1
92	GPIO11		InOut 4mA, PD	1) GPIO11 2) SD_CMD set B 3) MS_BS set B 4) Audio Mute 5) HSYN/VSYN output 6) C4
93	SPDIF	GPIO12	InOut 2mA, PD	1) SPDIF output 2) GPIO12
94	GPIO13		InOut 4mA, PD	1) GPIO13 2) SD_D0 set B 3) ALRCK 4) Audio Mute 5) YUVCLK

2. IC401 MOTOR DRIVER

• CONFIGURACIÓN DE PINS



• DIAGRAMA DE BLOQUE



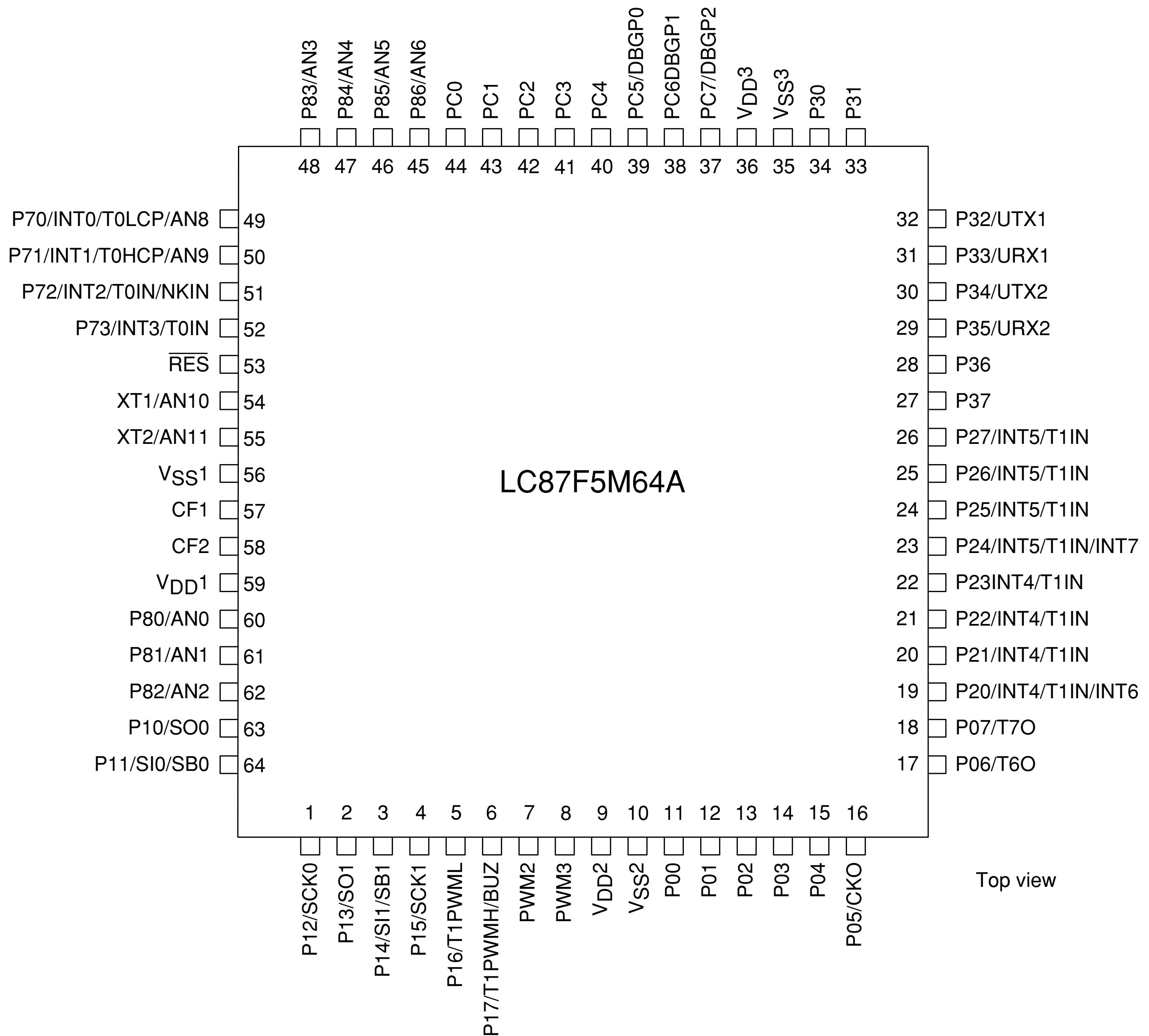
• DESCRIPCIÓN DE PINS

PIN No	Pin Name	Function
1	VINFC	Input for focus driver
2	TRB_1	Connect to external transistor base
3	REGO2	Regulator voltage output, connect to external transistor collector
4	VINSL+	Input for the sled driver
5	REGO1	Regulator voltage output, connect to external transistor collector
6	FWD	Tray driver forward input
7	REV	Tray driver reverse input
8	Vcc1	Vcc for pre-drive block and power block of sled and tray
9	VOTR-	Tray driver output (-)
10	VOTR+	Tray driver output (+)
11	VOSL+	Sled driver output (+)
12	VOSL-	Sled driver output (-)
13	VOFC-	Focus driver output (-)
14	VOFC+	Focus driver output (+)
15	VOTK+	Tracking driver output (+)
16	VOTK-	Tracking driver output (-)
17	VOLD+	Spindle driver output (+)
18	VOLD-	Spindle driver output (-)
19	Vcc2	Vcc for power block of spindle, tracking and focus
20	VCCD	Inpu for voltage detection
21	VCTL	Speed control input of tray driver
22	GND	Ground
23	VINLD	Input for spindle driver
24	RSET	Output for voltage detection
25	TRB_2	Connect to external transistor base
26	VINTK	Input for tracking driver
27	BIAS	Input for reference voltage
28	MUTE	Input for mute control

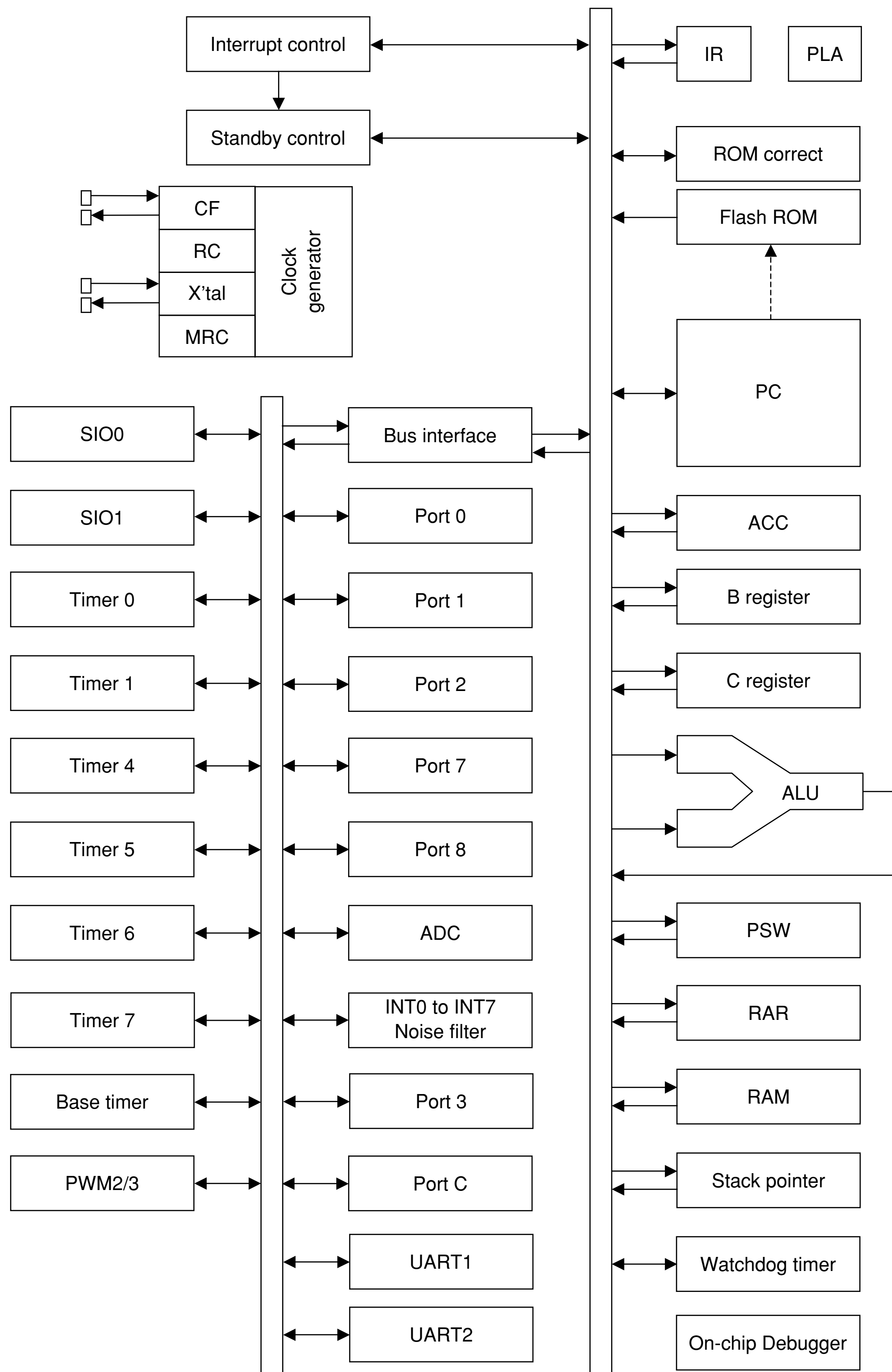
Notes) Symbol of + and – (output of drivers) means polarity to input pin.
(For example, if voltage of pin1 is high, pin14 is high.)

3. IC101 MICOM

• CONFIGURACIÓN DE PINS



• DIAGRAMA DE BLOQUE



• DESCRIPCIÓN DE PINS

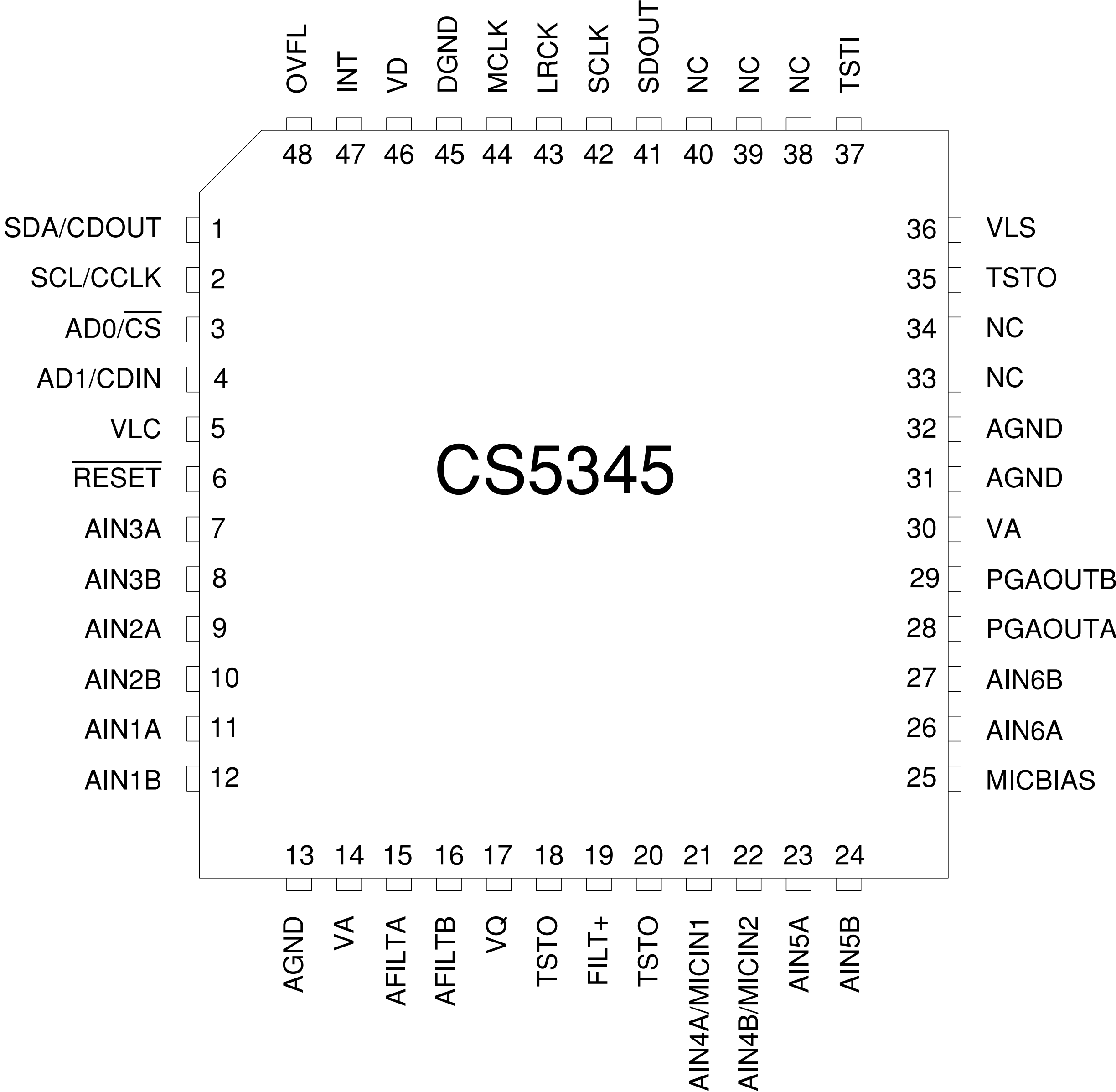
Pin Name	I/O	Description	Option
$V_{SS}1$, $V_{SS}2$ $V_{SS}3$	-	- Power supply pin	No
$V_{DD}1$, $V_{DD}2$ $V_{DD}3$	-	+ Power supply pin	No
Port 0 P00 to P07	I/O	• 8-bit I/O port • I/O specifiable in 4-bit units • Pull-up resistor can be turned on and off in 4-bit units • HOLD release input • Port 0 interrupt input • Shared Pins P05 : Clock output (system clock / can selected from sub clock) P06 : Timer 6 toggle output P07 : Timer 7 toggle output	Yes
Port 1 P10 to P17	I/O	• 8-bit I/O port • I/O specifiable in 1-bit units • Pull-up resistor can be turned on and off in 1-bit units • Pin functions P10 : SIO0 data output P11 : SIO0 data input/bus I/O P12 : SIO0 clock I/O P13 : SIO1 data output P14 : SIO1 data input/bus I/O P15 : SIO1 clock I/O P16 : Timer 1 PWML output P17 : Timer 1 PWMH output/beeper output	Yes
Port 2 P20 to P27	I/O	• 8-bit I/O port • I/O specifiable in 1-bit units • Pull-up resistor can be turned on and off in 1-bit units • Other functions P20: INT4 input/HOLD reset input/timer 1 event input/timer 0L capture input/ timer 0H capture input/INT6 input/timer 0L capture 1 input P21 to P23 : INT4 input/HOLD reset input/timer 1 event input/timer 0L capture input/ timer 0H capture input P24: INT5 input/HOLD reset input/timer 1 event input/timer 0L capture input/ timer 0H capture input/INT7 input/timer 0H capture 1 input P25 to P27: INT5 input/HOLD reset input/timer 1 event input/timer 0L capture input/ timer 0H capture input • Interrupt acknowledge type	Yes

	Rising	Falling	Rising/ Falling	H level	L level
INT4	enable	enable	enable	disable	disable
INT5	enable	enable	enable	disable	disable
INT6	enable	enable	enable	disable	disable
INT7	enable	enable	enable	disable	disable

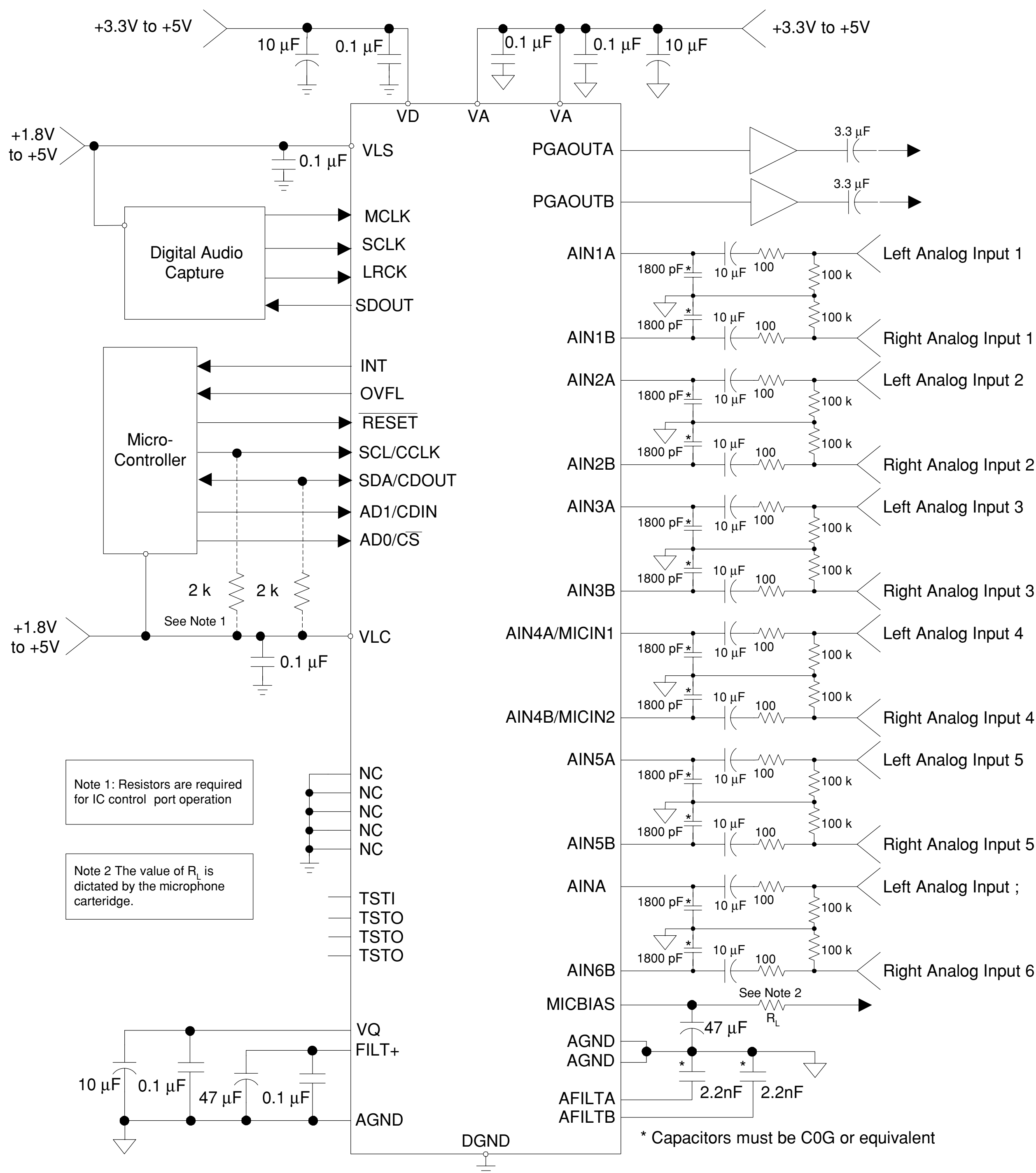
<table>
<tr><th>Pin Name</th><th>I/O</th><th>Description</th><th>Option</th></tr>
<tr><td>Port 7
P70 to P73</td><td>I/O</td><td>• 4-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Shared pins
P70 : INT0 input/HOLD reset input/timer 0L capture input/watchdog timer output
P71 : INT1 input/HOLD reset input/timer 0H capture input
P72 : INT2 input/HOLD reset input/timer 0 event input/timer 0L capture input/
high speed clock counter input
P73 : INT3 input (with noise filter)/timer 0 event input/timer 0H capture input
AD converter input port: AN8 (P70), AN9 (P71)
• Interrupt acknowledge type
<table>
<tr><th></th><th>Rising</th><th>Falling</th><th>Rising/
Falling</th><th>H level</th><th>L level</th></tr>
<tr><td>INT0</td><td>enable</td><td>enable</td><td>disable</td><td>enable</td><td>enable</td></tr>
<tr><td>INT1</td><td>enable</td><td>enable</td><td>disable</td><td>enable</td><td>enable</td></tr>
<tr><td>INT2</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
<tr><td>INT3</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
</table></td><td>No</td></tr>
<tr><td>Port 8
P80 to P86</td><td>I/O</td><td>• 7-bit I/O port
• I/O specifiable in 1-bit units
• Shared pins
AD converter input port : AN0 (P80) to AN6 (P86)</td><td>No</td></tr>
<tr><td>PWM2
PWM3</td><td>I/O</td><td>• PWM2 and PWM3 output ports
• General-purpose I/O available</td><td>No</td></tr>
<tr><td>Port 3
P30 to P37</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Pin functions
P32: UART1 transmit
P33: UART1 receive
P34: UART2 transmit
P35: UART2 receive</td><td>Yes</td></tr>
<tr><td>Port C
PC0 to PC7</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Pin functions
PC5 to PC7: On-chip Debugger</td><td>Yes</td></tr>
<tr><td>$\overline{RES}$</td><td>Input</td><td>Reset pin</td><td>No</td></tr>
<tr><td>XT1</td><td>Input</td><td>• 32.768kHz crystal oscillator input pin
• Shared pins
General-purpose input port
AD converter input port : AN10
Must be connected to $V_{DD}1$ if not to be used.</td><td>No</td></tr>
<tr><td>XT2</td><td>I/O</td><td>• 32.768kHz crystal oscillator output pin
• Shared pins
General-purpose I/O port
AD converter input port : AN11
Must be set for oscillation and kept open if not to be used.</td><td>No</td></tr>
<tr><td>CF1</td><td>Input</td><td>Ceramic resonator input pin</td><td>No</td></tr>
<tr><td>CF2</td><td>Output</td><td>Ceramic resonator output pin</td><td>No</td></tr>
</table>

4. IC201 ADC(CS5345)

• CONFIGURACIÓN DE PINS



• DIAGRAMA DE BLOQUE

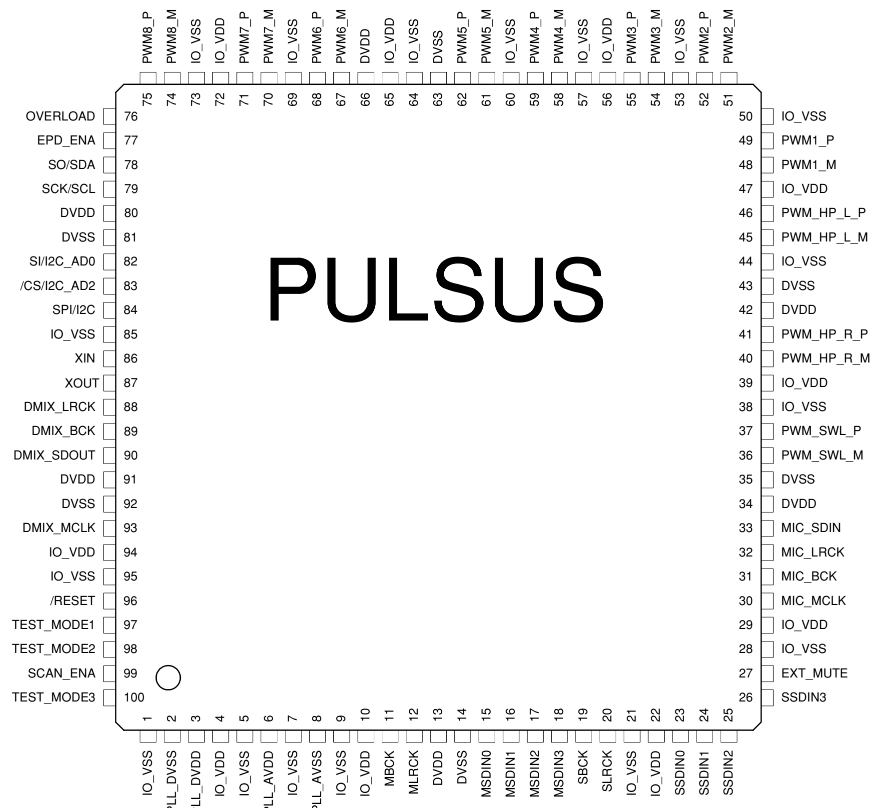


• DESCRIPCIÓN DE PINS

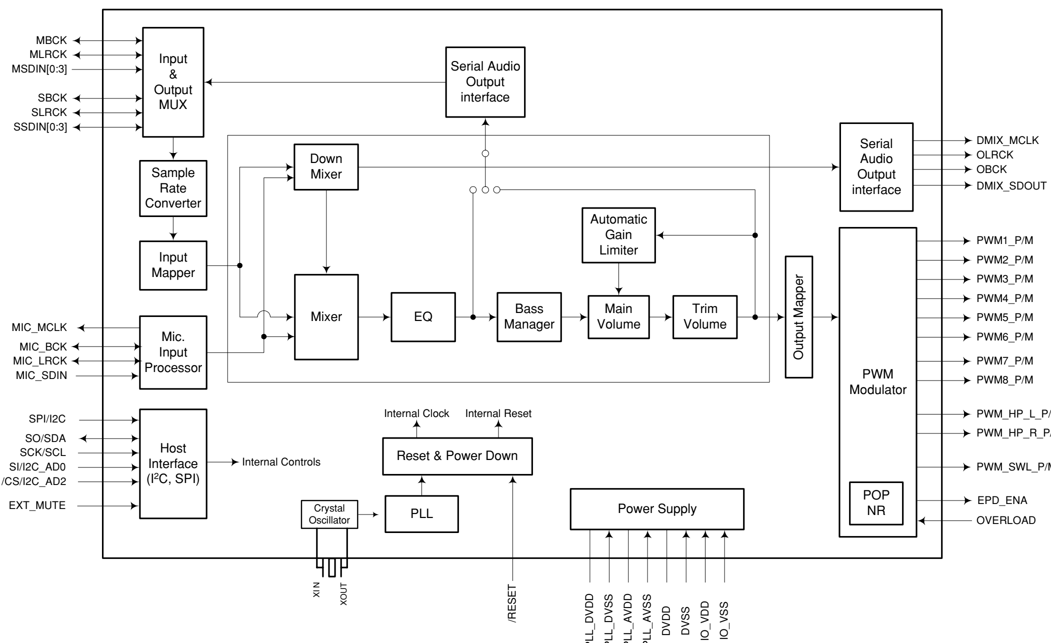
Pin Name	#	Pin Description
SDA/CDOUT	1	**Serial ControlData** (Input/Output) - SDA is a data I/O in IC ® Mode. CDOUT is the output data line for the control port interface in SPI™ Mode.
SCL/CCLK	2	**Serial ControlPort Clock** (Input) - Serial clock for the serial control port.
AD0/$\overline{CS}$	3	**Address Bit 0 (IC) / Co ntrolPort Chip Select (SPI)** (Input) - AD0 is a chip address pin in IC Mode; $\overline{CS}$ is the chip-select signal for SPI format.
AD1/CDIN	4	**Address Bit 1 (IC) / Ser ial ControlData Input (SPI)** (Input) - AD1 is a chip address pin in IC Mode; CDIN is the input data line for the control port interface in SPI Mode.
VLC	5	**ControlPort Power** (Input) - Determines the required signal level for the control port interface. Refer to the Recommended Operating Conditions for appropriate voltages.
$\overline{RESET}$	6	**Reset** (Input) - The device enters a low-power mode when this pin is driven low.
AIN3A AIN3B	7 8	**Stereo Analog Input 3** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN2A AIN2B	9 10	**Stereo Analog Input 2** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN1A AIN1B	11 12	**Stereo Analog Input 1** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AGND	13	**Analog Ground** (Input) - Ground reference for the internal analog section.
VA	14	**Analog Power** (Input) - Positive power for the internal analog section.
AFILTA	15	**Antialias Filter Connection** (Output) - Antialias filter connection for the channel A ADC input.
AFILTB	16	**Antialias Filter Connection** (Output) - Antialias filter connection for the channel B ADC input.
VQ	17	**Quiescent Voltage** (Output) - Filter connection for the internal quiescent reference voltage.
TSTO	18	**Test Pin** (Output) - This pin must be left unconnected.
FILT+	19	**Positive Voltage Reference** (Output) - Positive reference voltage for the internal sampling circuits.
TSTO	20	**Test Pin -** This pin must be left unconnected.
AIN4A/MICIN1 AIN4B/MICIN2	21 22	**Stereo Analog Input 4 / MicrophoneInput 1 & 2** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN5A AIN5B	23 24	**Stereo Analog Input 5** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
MICBIAS	25	**MicrophoneBias Supply** (Output) - Low-noise bias supply for external microphone. Electrical characteristics are specified in the DC Electrical Characteristics specification table.
AIN6A AIN6B	26 27	**Stereo Analog Input 6** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
PGAOUTA PGAOUTB	28 29	**PGA Analog AudioOutput** (Output) - Either an analog output from the PGA block or high impedance.
VA	30	**Analog Power** (Input) - Positive power for the internal analog section.
AGND	31 32	**Analog Ground** (Input) - Ground reference for the internal analog section.
NC	33 34	**No Connect** - These pins are not connected internally and should be tied to ground to minimize any potential coupling effects.
TSTO	35	**Test Pin** (Output) - This pin must be left unconnected.
VLS	36	**Serial AudioInterface Power** (Input) - Determines the required signal level for the serial audio interface. Refer to the Recommended Operating Conditions for appropriate voltages.
TSTI	37	**Test Pin** (Input) - This pin must be connected to ground.
NC	38, 39, 40	**No Connect** - These pins are not connected internally and should be tied to ground to minimize any potential coupling effects.
SDOUT	41	**Serial AudioData Output** (Output) - Output for two's complement serial audio data.
SCLK	42	**Serial Clock** (Input/Output) - Serial clock for the serial audio interface.
LRCK	43	**Left Right Clock** (Input/Output) - Determines which channel, Left or Right, is currently active on the serial audio data line.
MCLK	44	**Master Clock** (Input/Output) - Clock source for the ADC's delta-sigma modulators.
DGND	45	**Digital Ground** (Input) - Ground reference for the internal digital section.
VD	46	**Digital Power** (Input) - Positive power for the internal digital section.
INT	47	**Interrupt** (Output) - Indicates an interrupt condition has occurred.
OVFL	48	**Overflow** (Output) - Indicates an ADC overflow condition is present.

5. IC704 PWM

• CONFIGURACIÓN DE PINS



• DIAGRAMA DE BLOQUE



• DESCRIPCIÓN DE PINS

Name	Pin NO.	Type	Description
Power and Ground			
PLL_AVDD	6	Analog Power	PLL analog power supply.
PLL_AVSS	8	Analog Ground	PLL analog ground.
PLL_DVDD	3	PLL Power	PLL digital power supply.
PLL_DVSS	2	PLL Ground	PLL digital ground.
DVDD	13, 34, 42, 66, 80, 91	Power	Core power supply.
DVSS	14, 35, 43, 63, 81, 92	Ground	Core digital ground.
IO_VDD	4, 10, 22, 29, 39, 47, 56, 65, 72, 94	Power	I/O power supply. 3.3V Digital power supply.
IO_VSS	1, 5, 7, 9, 21, 28, 38, 44, 50, 53, 57, 60, 64, 69, 73, 85, 95	Ground	I/O digital ground.
Reset and Clock			
/RESET	96	I	H/W reset signal. Active Low Schmitt-Trigger input. The Schmitt-Trigger input allows a slowly rising input to reset the chip reliably. The RESET signal must be asserted 'Low' during power up. De-assert 'High' for normal operation.
XIN	86	Analog	Crystal Oscillator input pin.
XOUT	87	Analog	Crystal Oscillator output pin.
PCM Audio Input/Output Interface			
MBCK	11	I/O	PCM bit clock input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MLRCK	12	I/O	PCM Word clock (left-right clock) input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MSDIN [3:0]	15, 16, 17, 18	I	PCM serial data input of main 8-channel audio. Schmitt-Trigger input.
SBCK	19	I/O	PCM bit clock input/output of 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SLRCK	20	I/O	PCM word clock (left-right clock) input/output of sub 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SSDIN [3:0]	23, 24, 25, 26	I/O	PCM serial data input of sub-channel audio. User can set this sub-channel data input pins to PCM serial data output pins. See the Control Register Description part. Schmitt-Trigger input

MIC_MCLK	30	O	Main clock for external microphone input A/DC. Clock frequency can be selected between 6.144MHz, 12.288MHz, and 24.576MHz.
MIC_BCK	31	I/O	PCM bit clock input/output of external microphone. Bit clock frequency is 3.072MHz (48kHz x 64, fixed)
MIC_LRCK	32	I/O	PCM Word clock (left-right clock) input/output of external microphone. Word clock rate is 48kHz (fixed).
MIC_SDIN	33	I	PCM serial data input of external microphone. Schmitt-Trigger input.
DMIX_MCLK	93	O	Main clock for external down-mix line output D/AC.
DMIX_BCK	89	O	PCM bit clock output of down-mix signal. Bit clock frequency is 6.144MHz (96kHz x 64, fixed)
DMIX_LRCK	88	O	PCM Word clock (left-right clock) output of down-mix signal. Word clock rate is 96kHz (fixed).
DMIX_SDOUT	90	O	PCM serial data output of down-mix signal.
PWM Audio Output			
PWM1_P	49	O	Positive PWM output of channel 1.
PWM1_M	48	O	Negative PWM output of channel 1.
PWM2_P	52	O	Positive PWM output of channel 2.
PWM2_M	51	O	Negative PWM output of channel 2.
PWM3_P	55	O	Positive PWM output of channel 3.
PWM3_M	54	O	Negative PWM output of channel 3.
PWM4_P	59	O	Positive PWM output of channel 4.
PWM4_M	58	O	Negative PWM output of channel 4.
PWM5_P	62	O	Positive PWM output of channel 5.
PWM5_M	61	O	Negative PWM output of channel 5.
PWM6_P	68	O	Positive PWM output of channel 6.
PWM6_M	67	O	Negative PWM output of channel 6.
PWM7_P	71	O	Positive PWM output of channel 7.
PWM7_M	70	O	Negative PWM output of channel 7.
PWM8_P	75	O	Positive PWM output of channel 8.
PWM8_M	74	O	Negative PWM output of channel 8.
PWM_HP_L_P	46	O	Positive PWM output of headphone left channel.
PWM_HP_L_M	45	O	Negative PWM output of headphone left channel.
PWM_HP_R_P	41	O	Positive PWM output of headphone right channel.
PWM_HP_R_M	40	O	Negative PWM output of headphone right channel.
PWM_SWL_P	37	O	Positive PWM output of subwoofer line output.
PWM_SWL_M	36	O	Negative PWM output of subwoofer line output.
System Control Interface			
SPI/I2C	84	I	Host interface mode (SPI or I2C) selector. Assert 'HIGH' for SPI mode. De-assert 'LOW' for I2C mode. Internal pull-down resistor.
SO/SDA	78	I/O	SO for SPI mode or SDA for I2C mode.

SCK/SCL	79	I	SCK for SPI mode or SCL for I2C mode. Schmitt-Trigger input.
SI/I2C_AD0	82	I	SI for SPI mode or Slave Address 0 for I2C mode. Schmitt-Trigger input. Internal pull-down resistor.
/CS/I2C_AD2	83	I	Chip selector (CS) for SPI mode or Slave Address 2 for I2C mode. Schmitt-Trigger input. Internal pull-down resistor.
Special Control Interface			
EXT_MUTE	27	I	External mute control input. Active High. Assert 'HIGH' to mute audio output. Internal pull-down resistor.
OVERLOAD	76	I	Power stage overload indication input. Polarity is programmable. Schmitt-Trigger input. When OVERLOAD is asserted, all PWM audio outputs go to "LOW". That shutdown process is programmable. Internal pull-down resistor.
EPD_ENA	77	O	External amplifier power device enable output. Active High.
Test Mode			
TEST_MODE1	97	I	Test mode selection pin 1. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
TEST_MODE2	98	I	Test mode selection pin 2. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
SCAN_ENA	99	I	Scan enable. Active High. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
TEST_MODE3	100	I	Test mode selection pin 3. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.

All inputs and bi-directional inputs are 5 Volt tolerant. The corresponding pins can be connected to the buses that can swing between 0V and 5V. The output-only pins are not 5V tolerant and the buses they are connected to can swing only between 0V and 3.3V.

DIAGRAMA DE CABLEADO

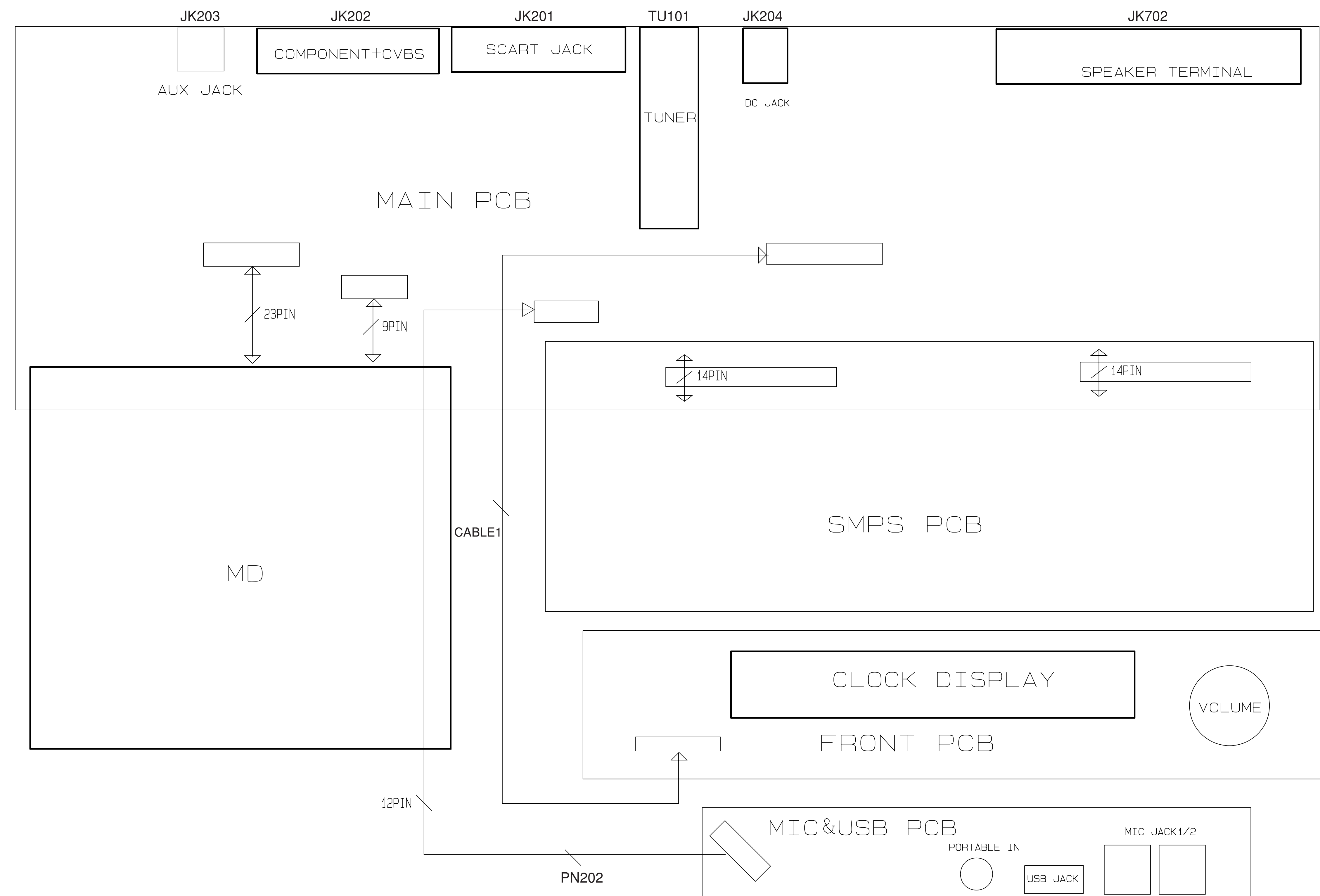
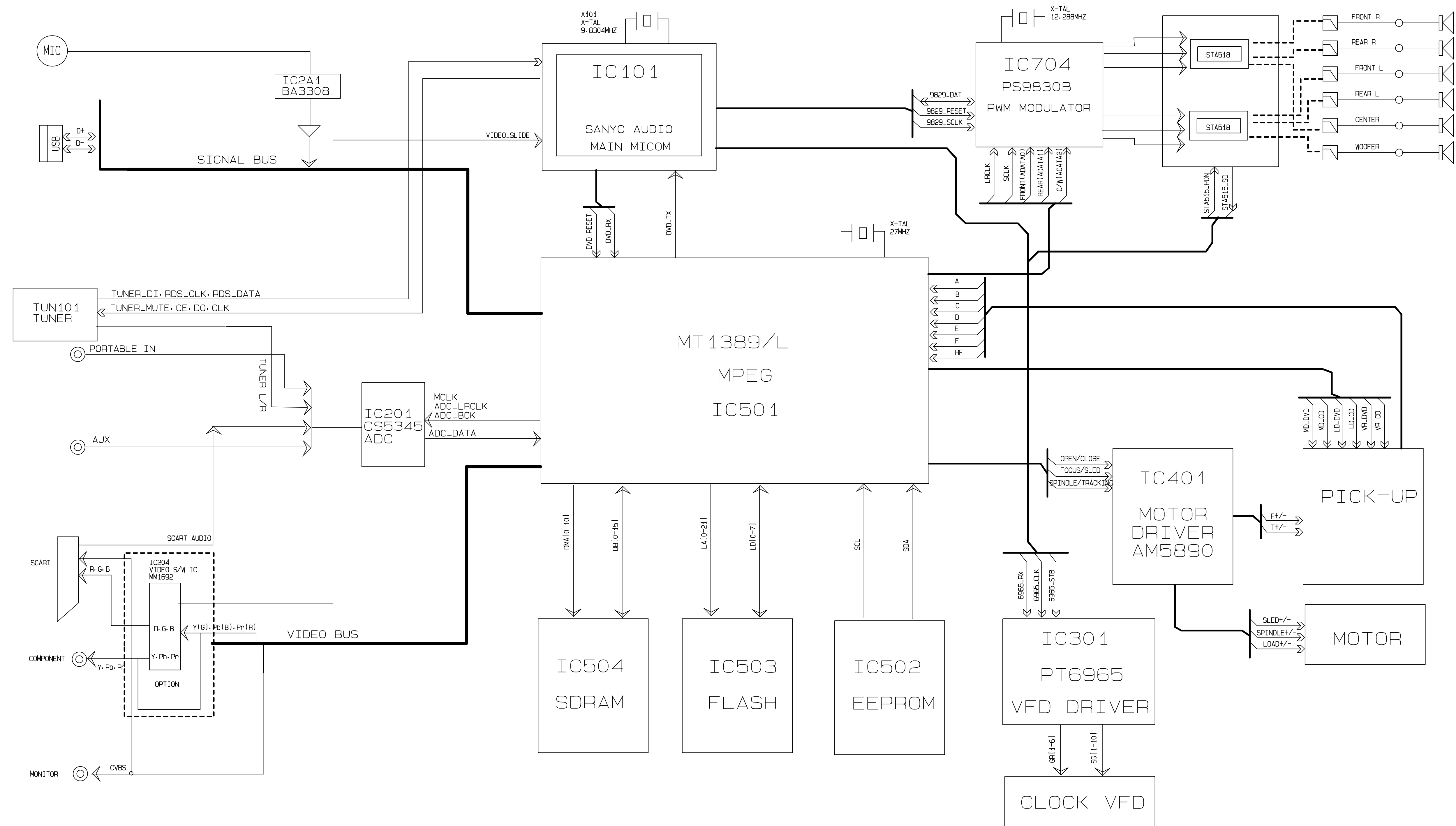


DIAGRAMA DE BLOQUE



2007. 11. 30

DIAGRAMAS DE CIRCUITO

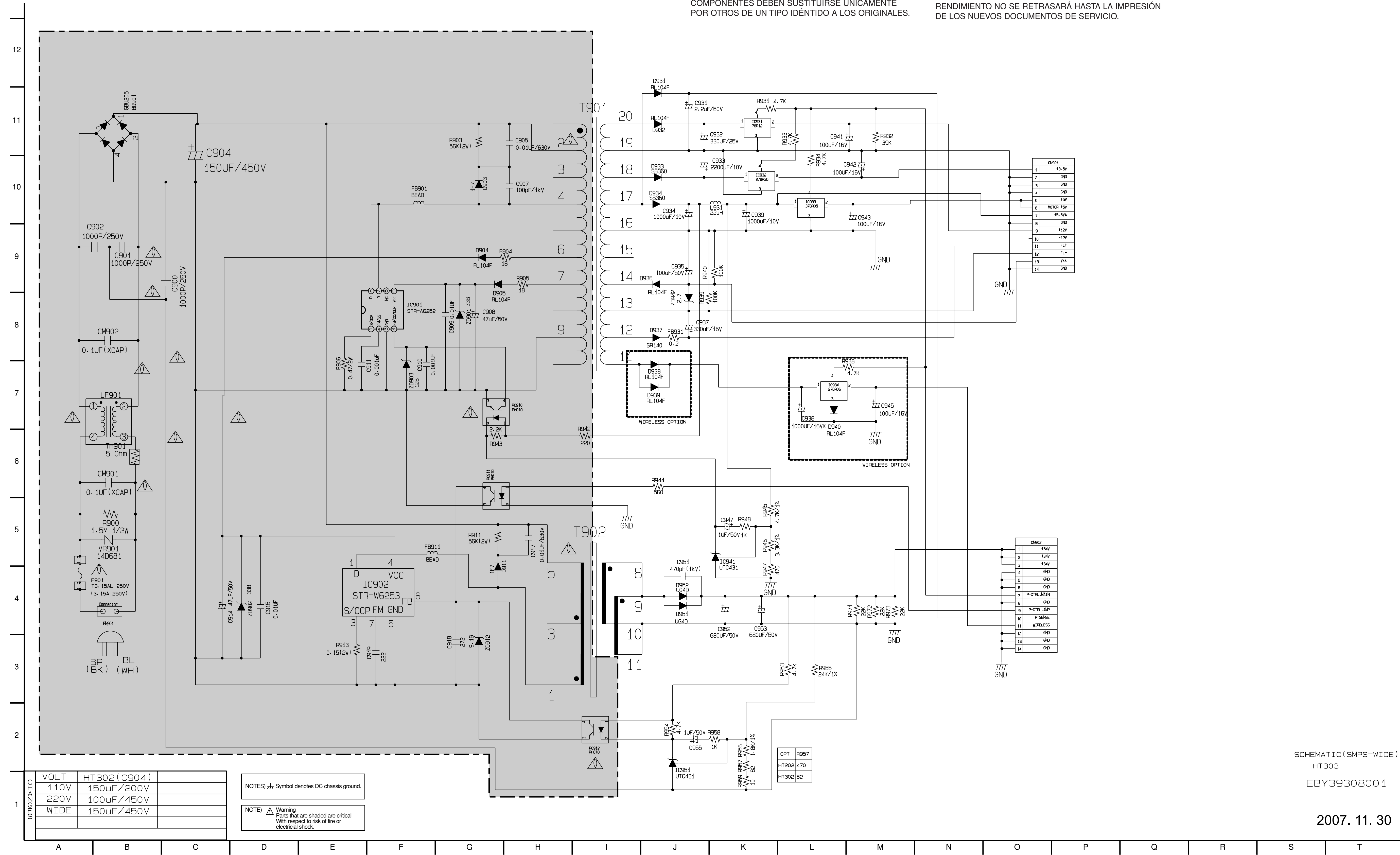
1. DIAGRAMA DEL CIRCUITO SMPS (POTENCIA)

AVISO IMPORTANTE DE SEGURIDAD

AL REALIZAR LABORES DE MANTENIMIENTO EN ESTE ARMAZÓN NO MODIFIQUE NI ALTERE, BAJO NINGUNA CIRCUNSTANCIA, EL DISEÑO ORIGINAL SIN EL PERMISO ESCRITO DE LG ELECTRONICS CORPORATION. TODOS LOS COMPONENTES DEBEN SUSTITUIRSE ÚNICAMENTE POR OTROS DE UN TIPO IDÉNTIDO A LOS ORIGINALES.

LOS COMPONENTES ESPECIALES APARECEN SOMBREADOS EN EL ESQUEMA PARA FACILITAR SU IDENTIFICACIÓN. EN OCASIONES, ESTE DIAGRAMA DE CIRCUITO PUEDE DIFERIR DEL CIRCUITO UTILIZADO. DE ESTA FORMA, LA APLICACIÓN DE LAS ÚLTIMAS MEJORAS EN SEGURIDAD Y RENDIMIENTO NO SE RETRASARÁ HASTA LA IMPRESIÓN DE LOS NUEVOS DOCUMENTOS DE SERVICIO.

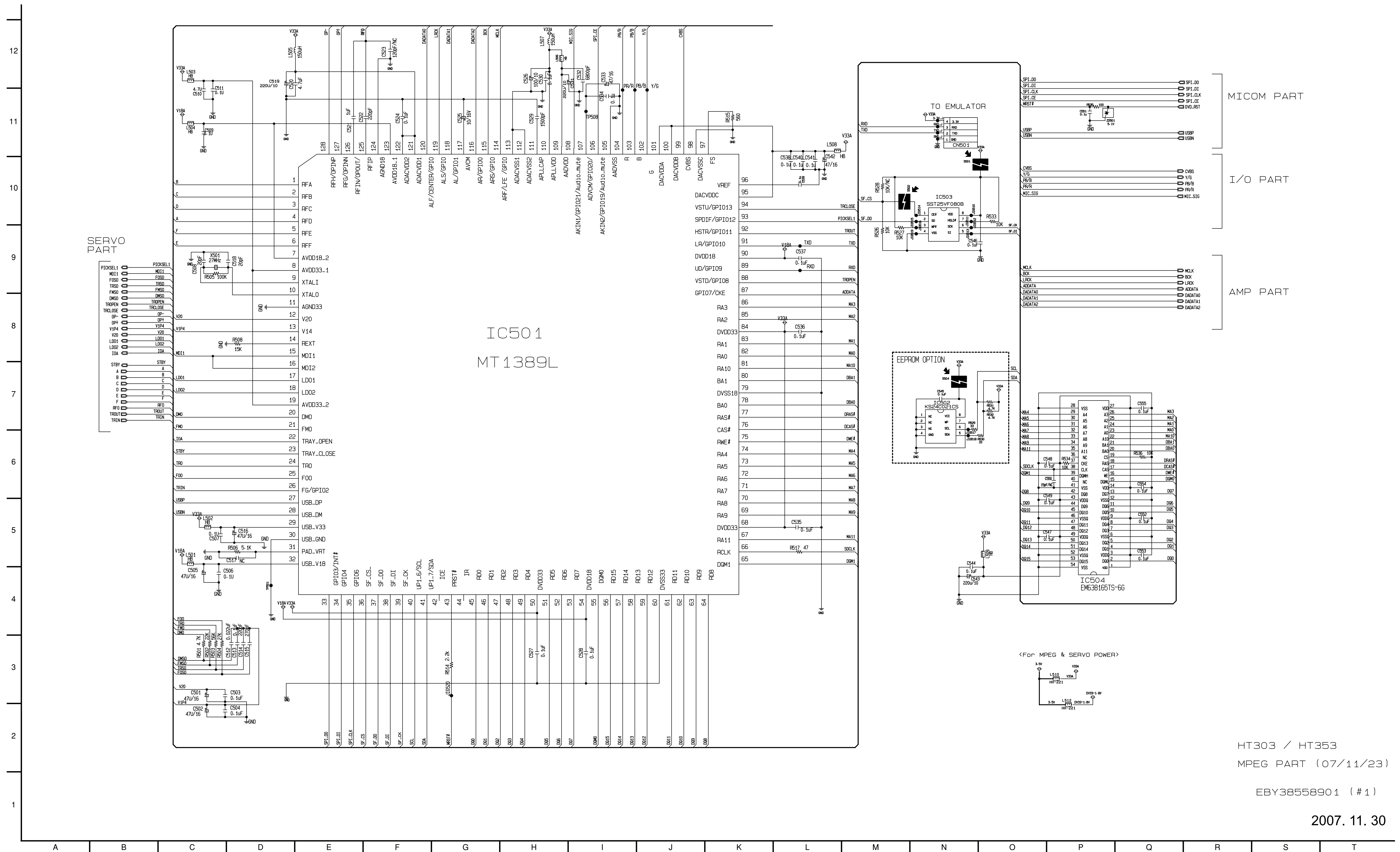
NOTE :
1. Las piezas sombreadas(▒) resultan críticas para la seguridad. Sustituir únicamente por el nº de pieza especificado.
2. Las tensiones CC se miden con un voltímetro digital durante el modo de reproducción.



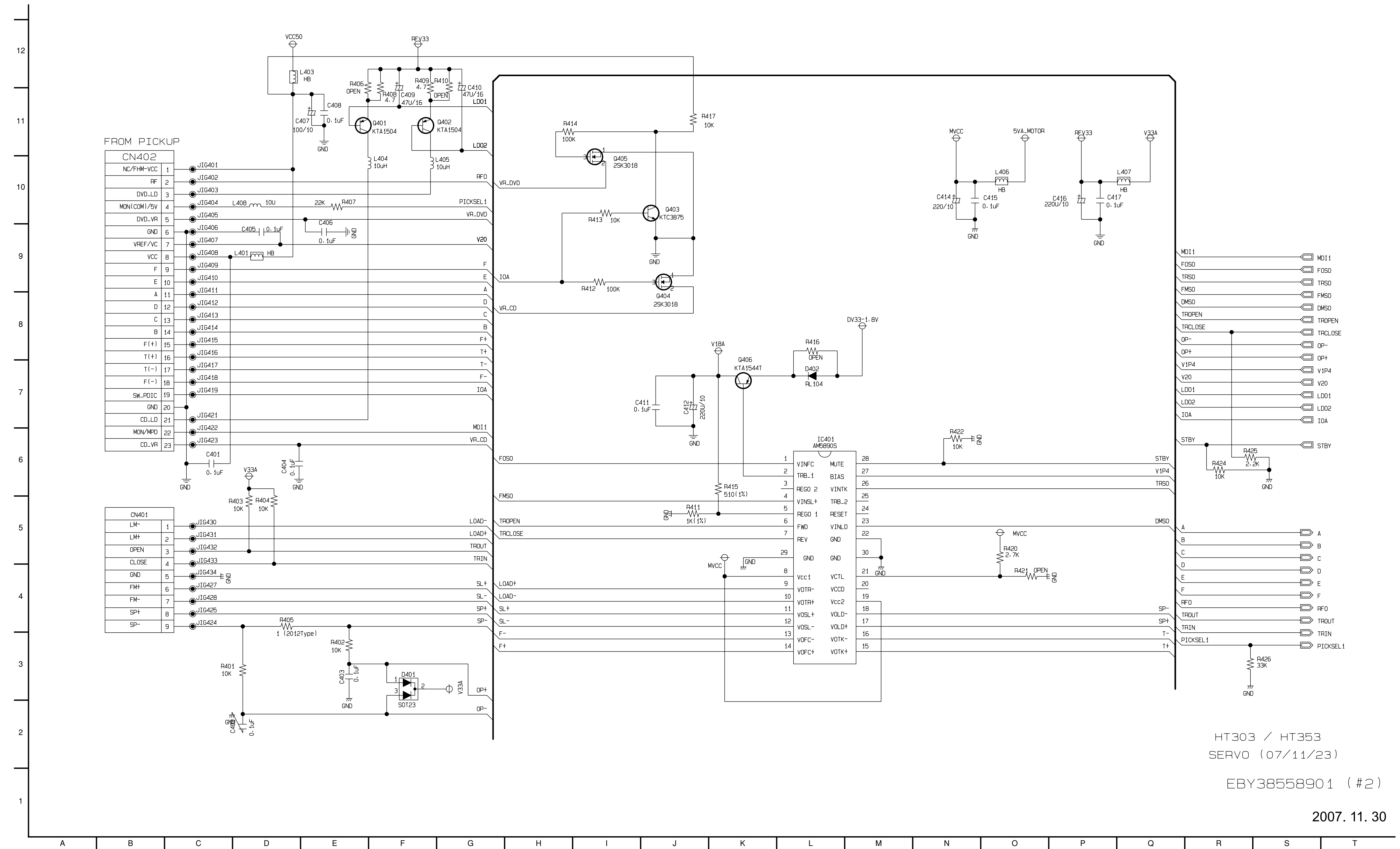
VOLT	HT302(C904)
110V	150uF/200V
220V	100uF/450V
WIDE	150uF/450V

OPT	R957
HT202	470
HT302	82

2. DIAGRAMA DEL CIRCUITO DE MPEG



3. DIAGRAMA DEL CIRCUITO SERVO



4. DIAGRAMA DEL CIRCUITO MICOM

<<MICOM SECTION>>

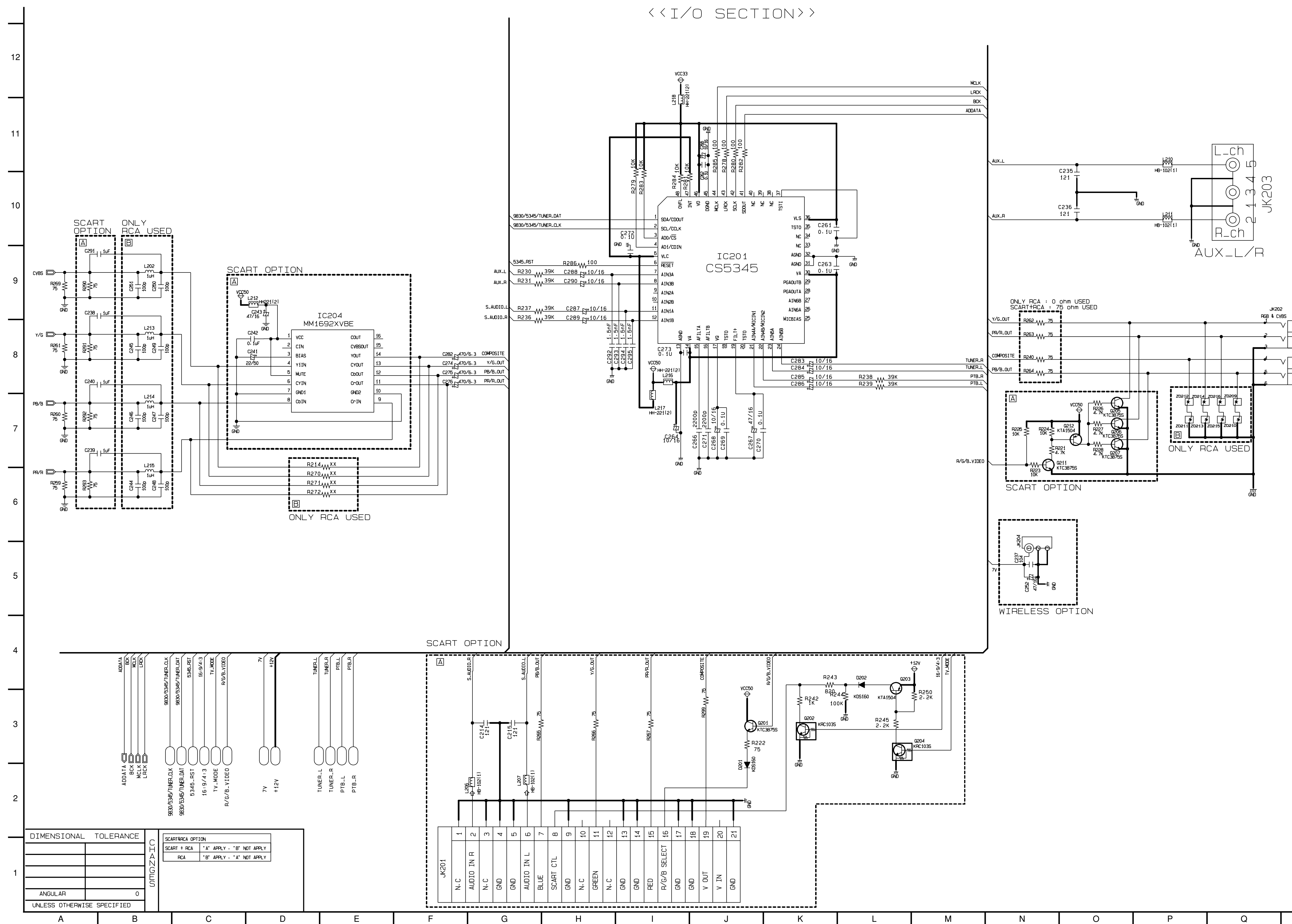
1. ***(2) : SMD 2012 TYPE

HT303 / HT353
MICOM (07/11/23)

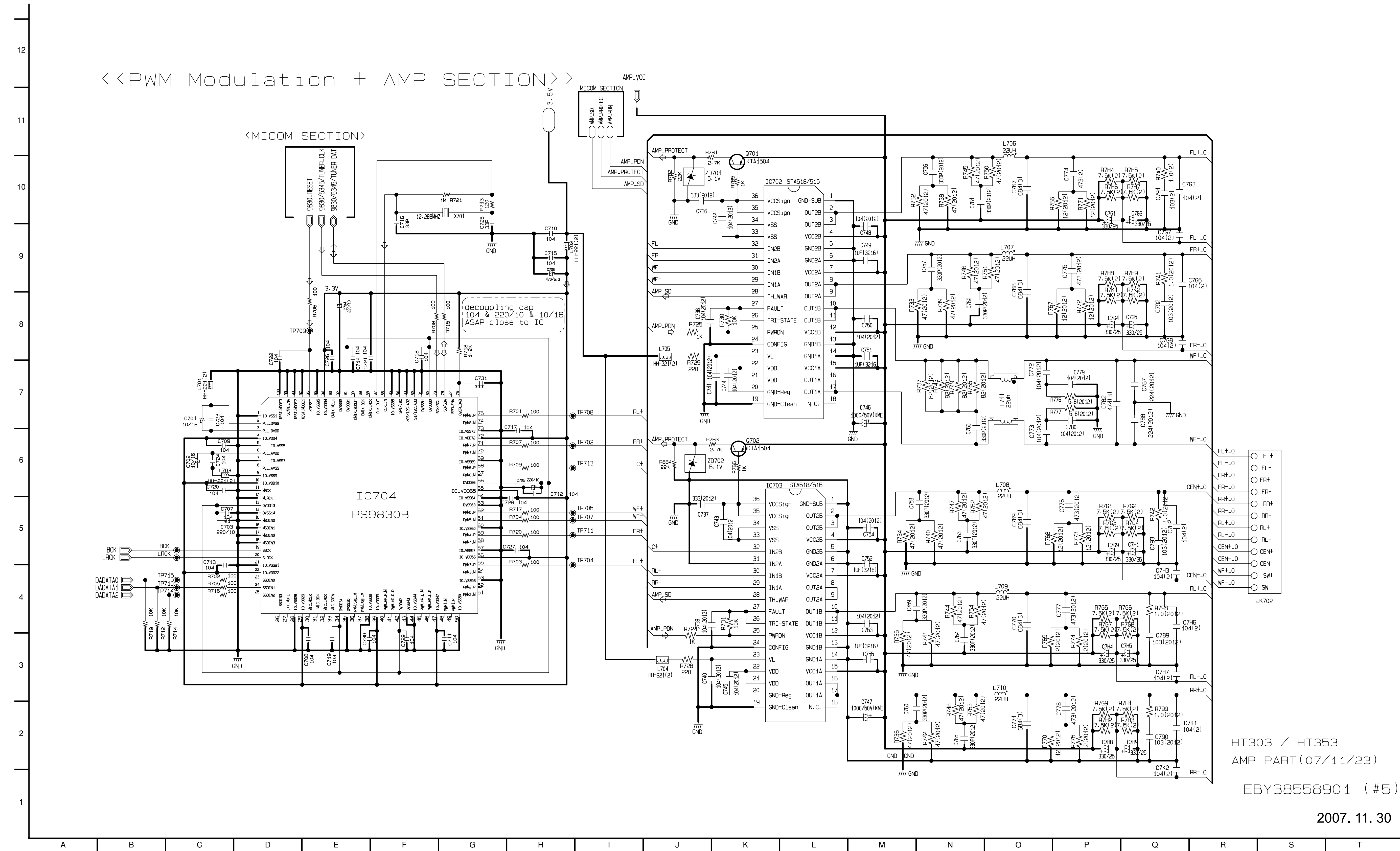
EBY38558901 (#3)

2007. 11. 30

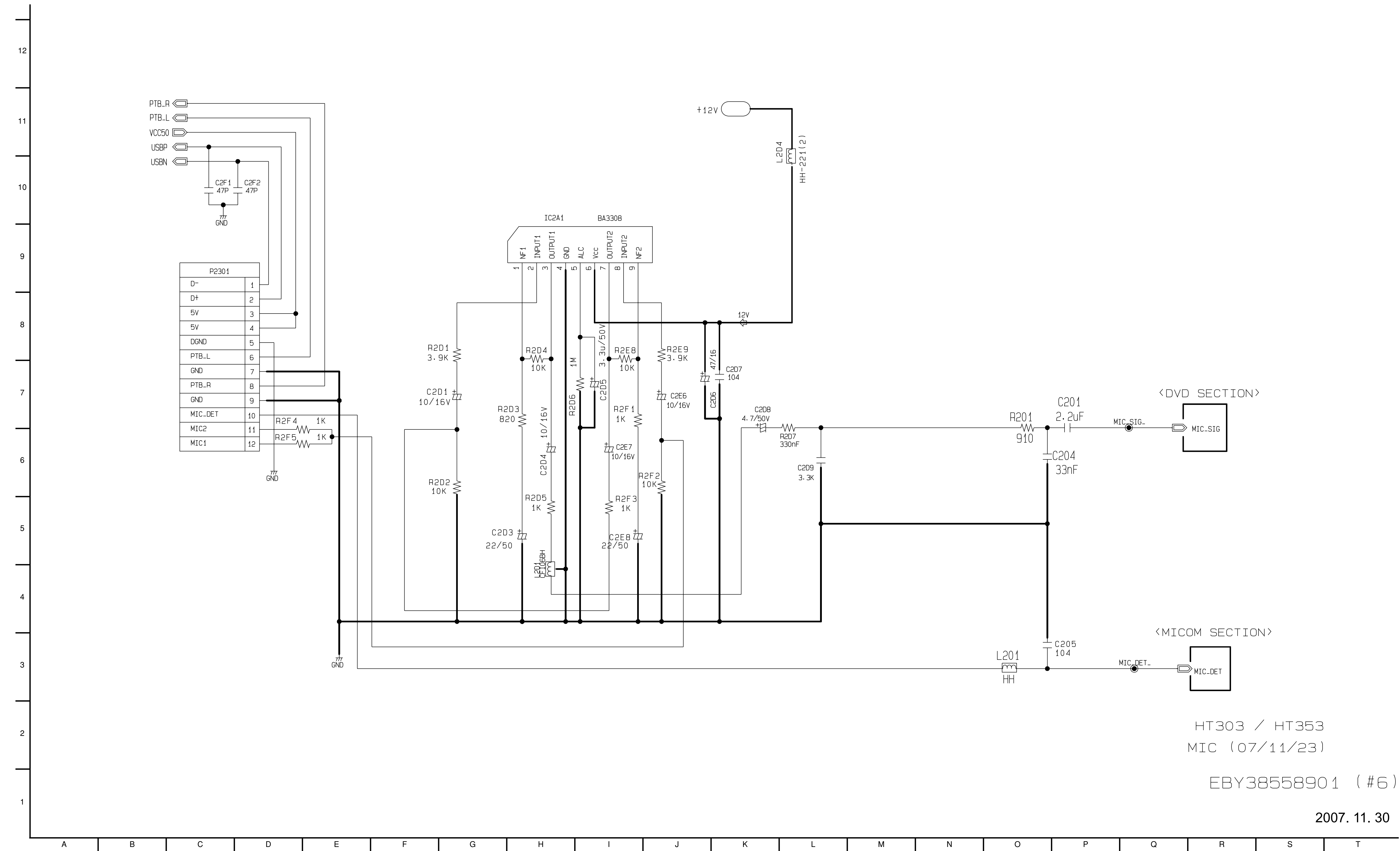
5. DIAGRAMA DEL CIRCUITO E/S



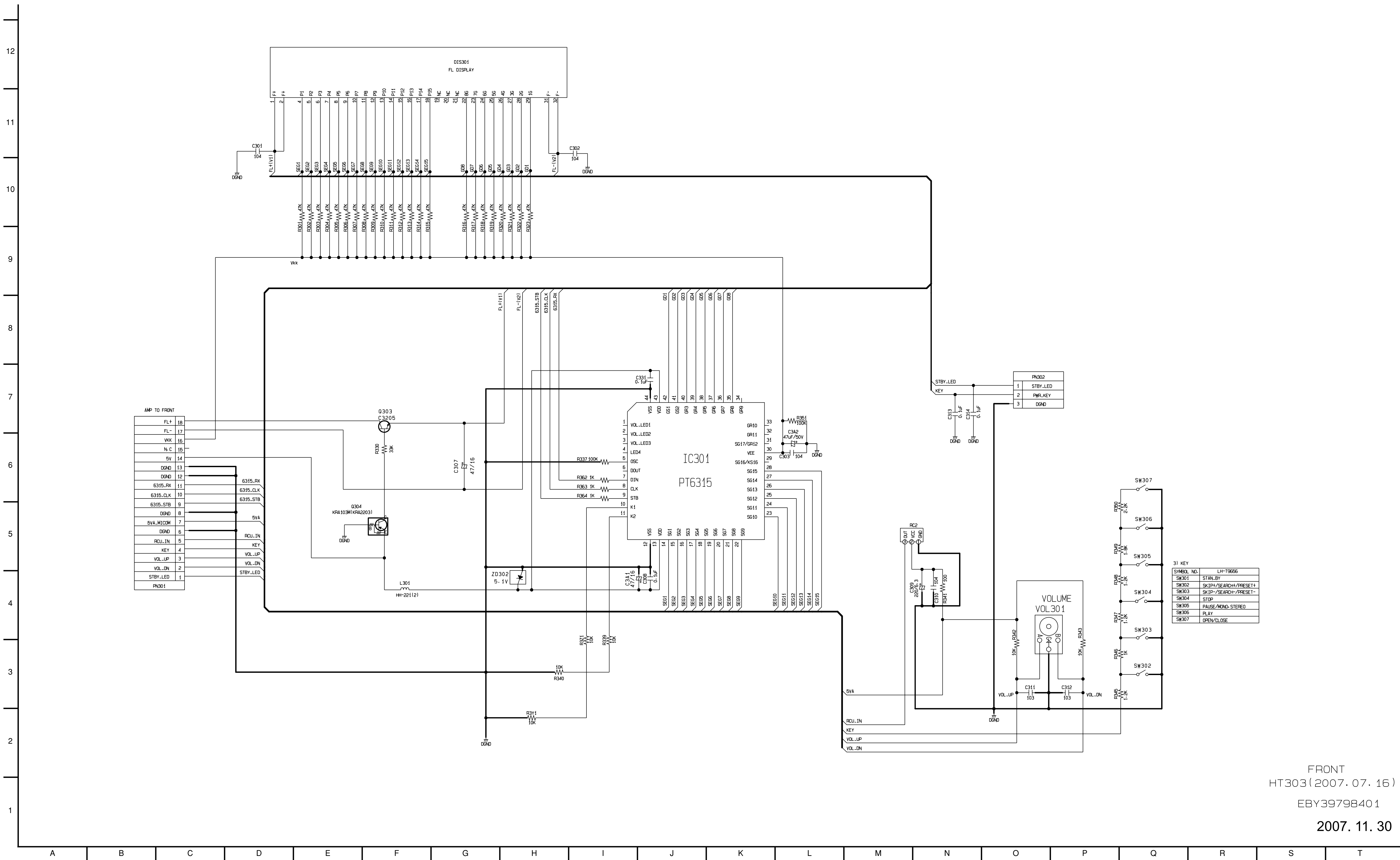
6. DIAGRAMA DEL CIRCUITO DE AMP



7. DIAGRAMA DEL CIRCUITO MIC

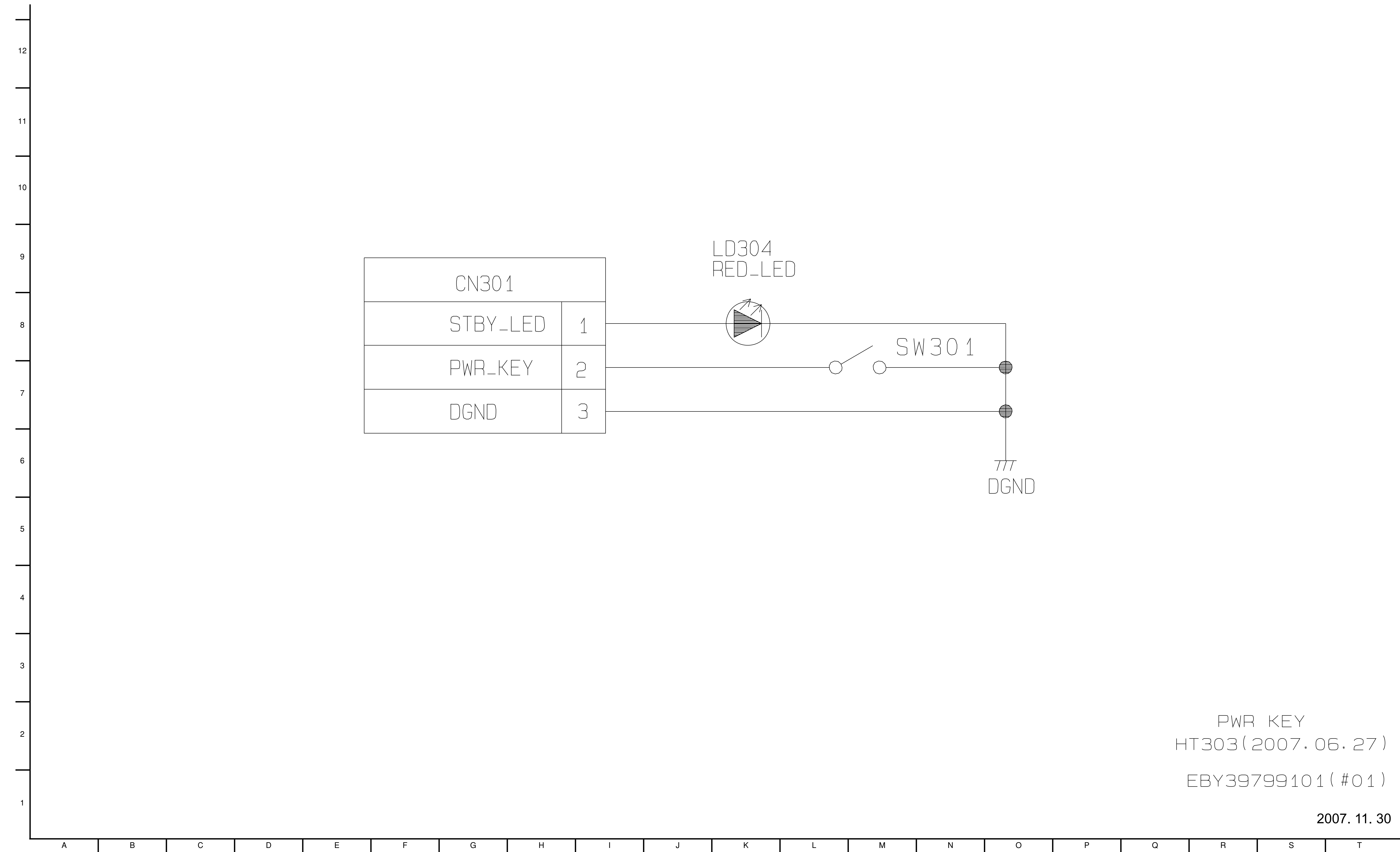


8. DIAGRAMA DEL CIRCUITO FRONTAL

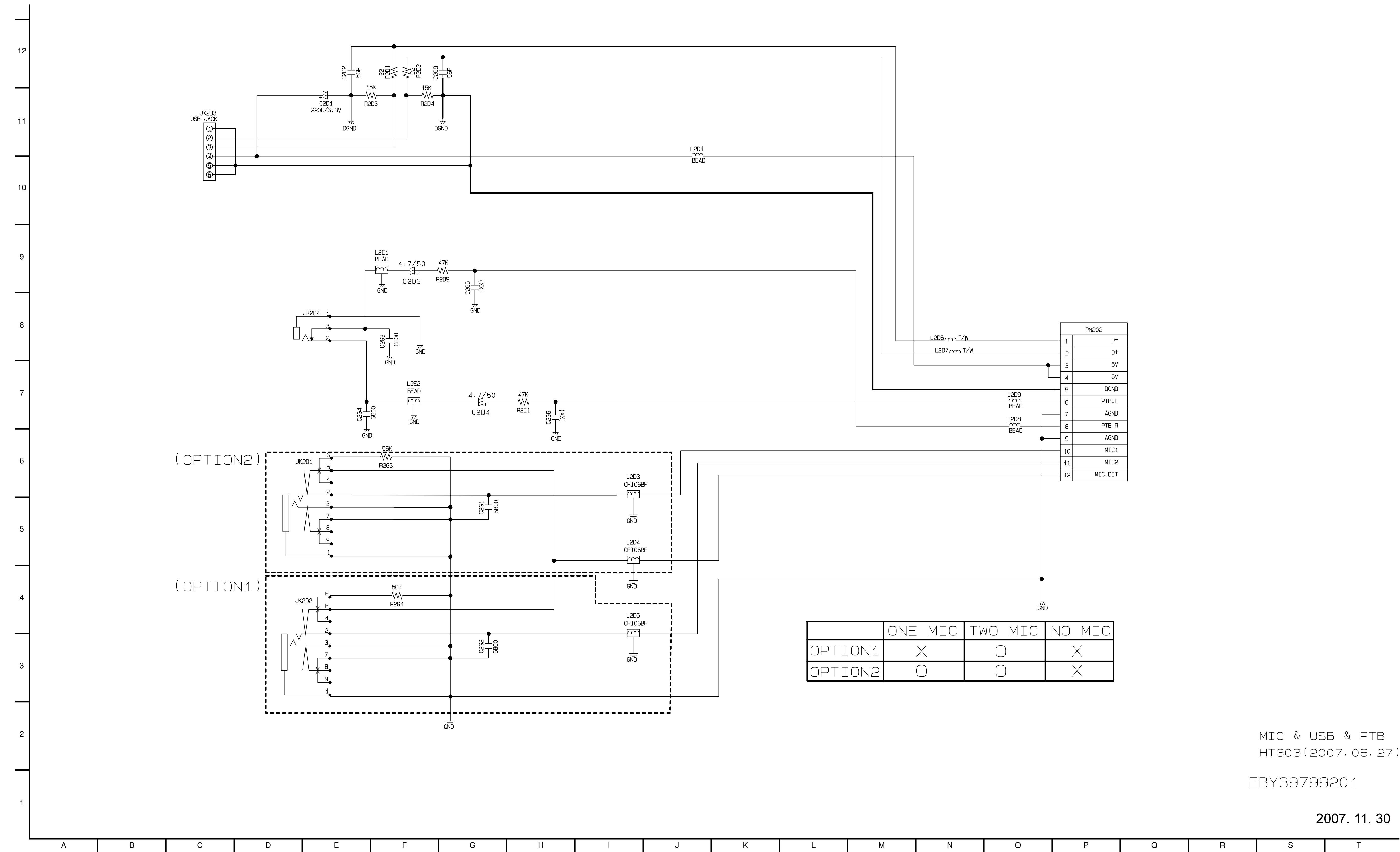


SYMBOL NO.	LH-T9656
SW301	STAN.BY
SW302	SKIP/SEARCH/PRESET+
SW303	SKIP-/SEARCH-/PRESET-
SW304	STOP
SW305	PAUSE/MONO-STEREO
SW306	PLAY
SW307	OPEN/CLOSE

9. DIAGRAMA DEL CIRCUITO TECLA



10. DIAGRAMA DEL CIRCUITO MIC, USB Y PTB



	ONE MIC	TWO MIC	NO MIC
OPTION1	X	O	X
OPTION2	O	O	X

DIAGRAMAS DE PLACA DE CIRCUITO IMPRESO

1. DIAGRAMA DE PLACA P.C. PRINCIPAL (VISTA SUPERIOR)

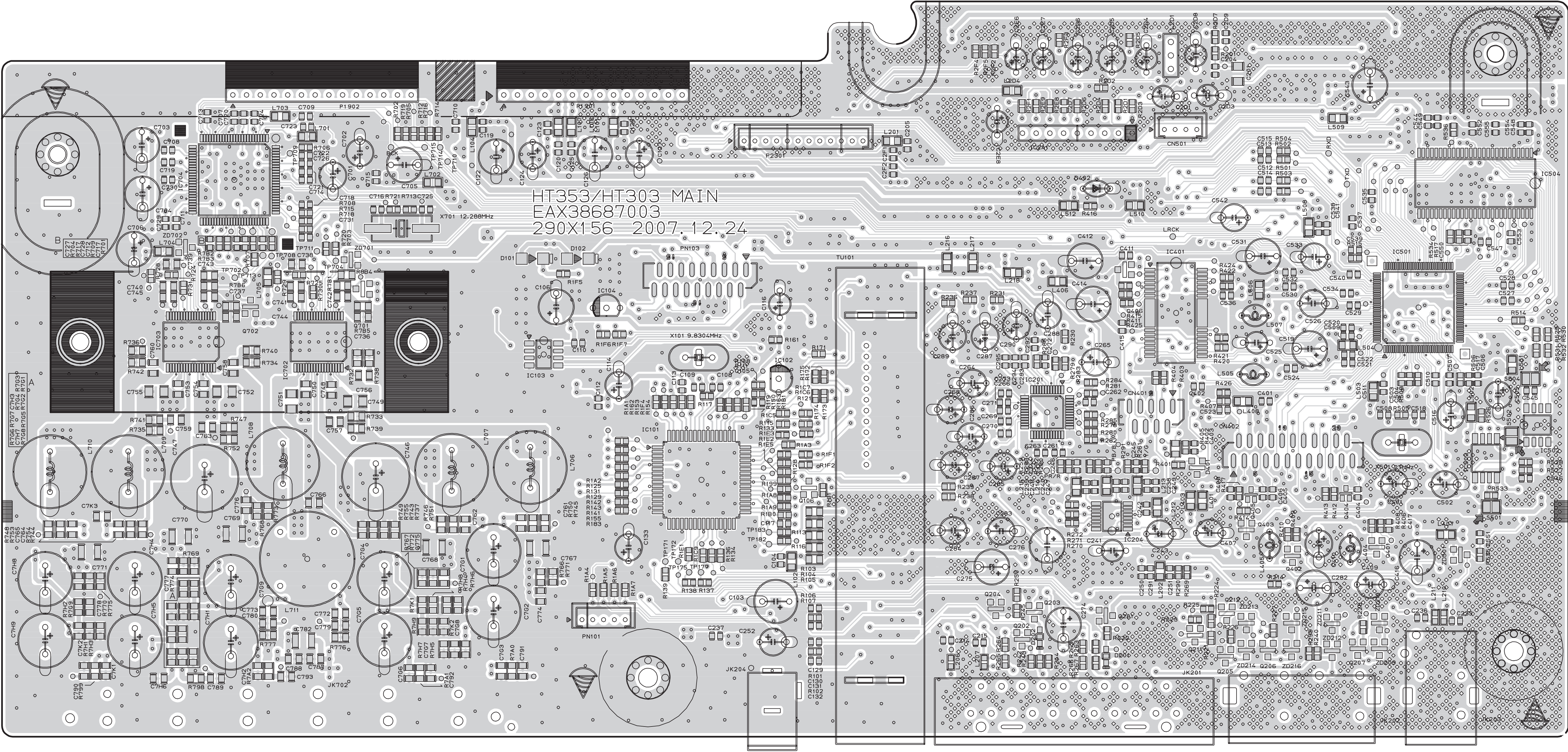
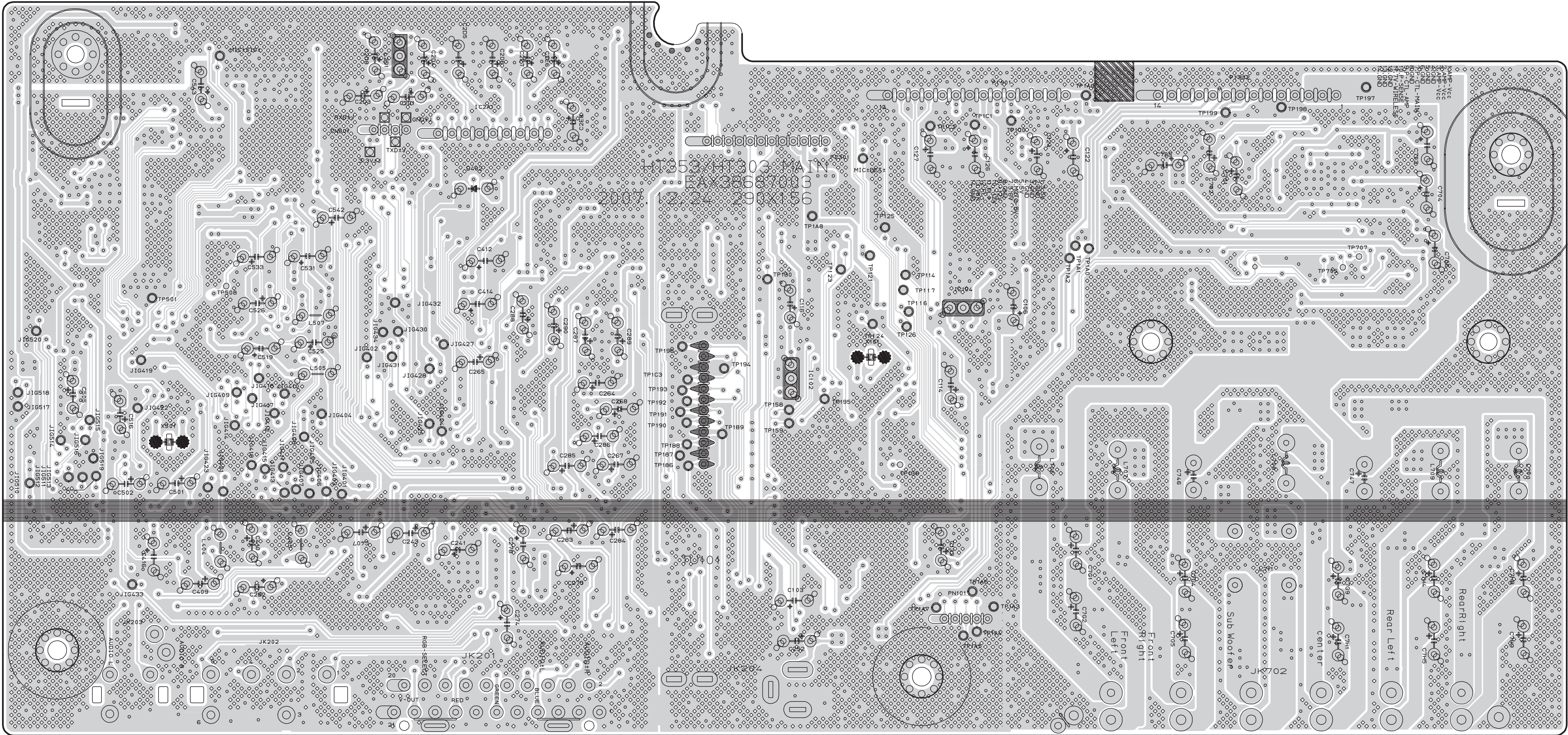
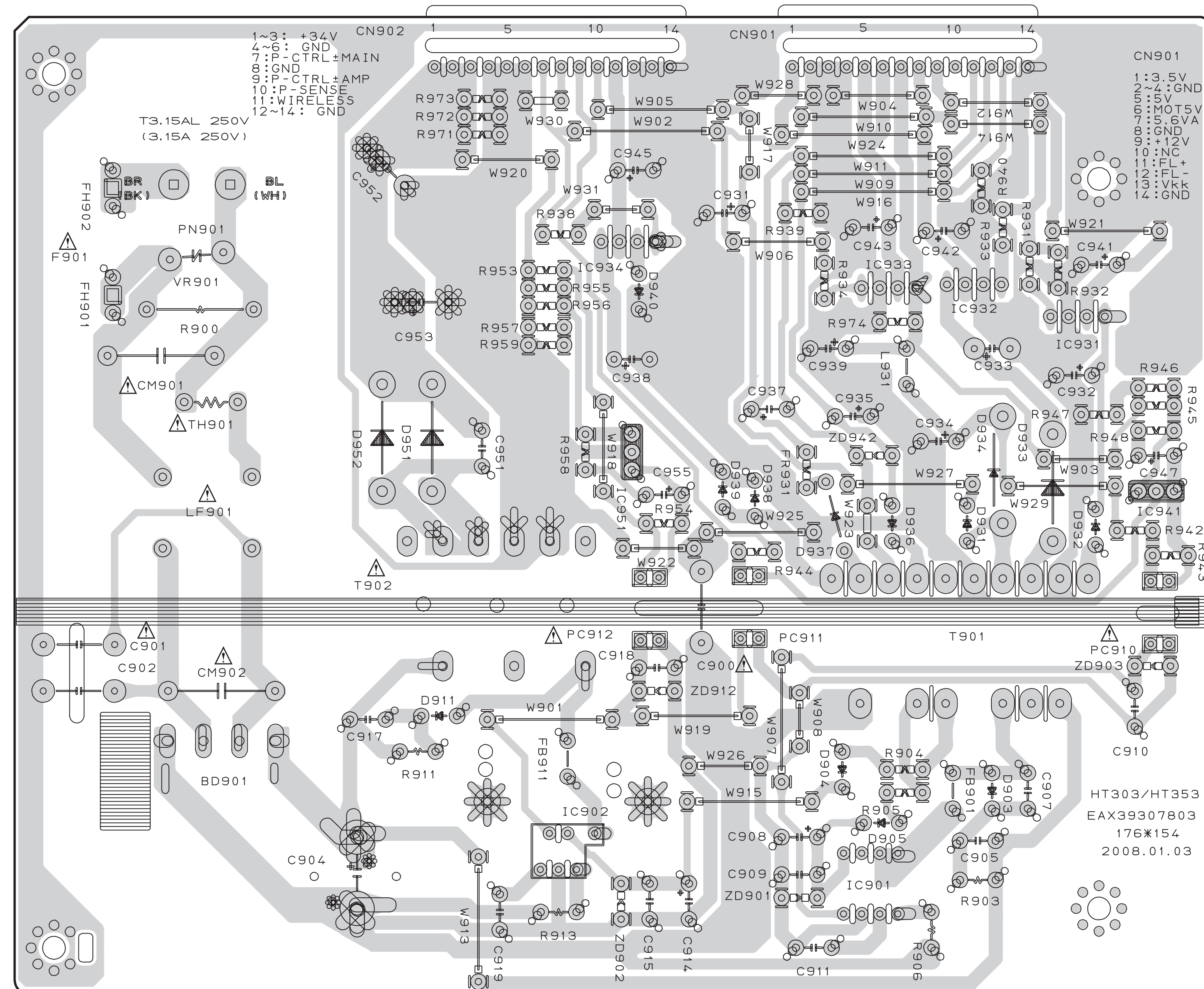


DIAGRAMA DE PLACA P.C. PRINCIPAL (VISTA INFERIOR)

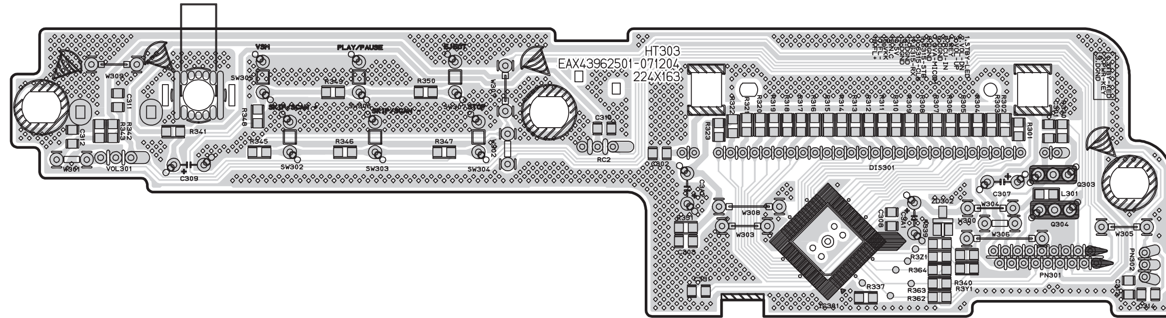


2. DIAGRAMA DE PLACA P.C. SMPS

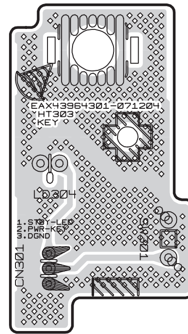
NOTAS) ⚠ Advertencia Las piezas que están oscurecidas son críticas con respecto al riesgo de producirse un incendio o una descarga eléctrica.



3. DIAGRAMA DE PLACA P.C. TEMPORIZADOR (HT303)



4. DIAGRAMA DE PLACA P.C. TECLA (HT303)



5. DIAGRAMA DE PLACA P.C. FRONTAL JACK

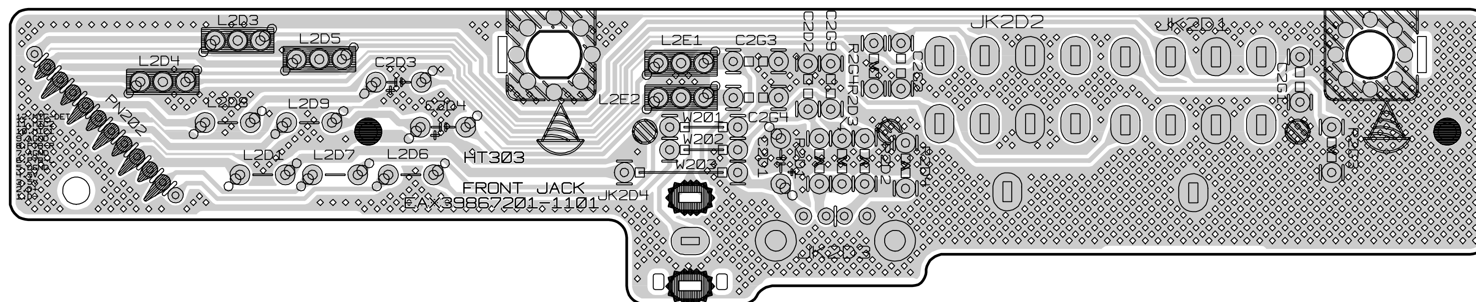


DIAGRAMA DE PLACA P.C. TEMPORIZADOR (HT353)

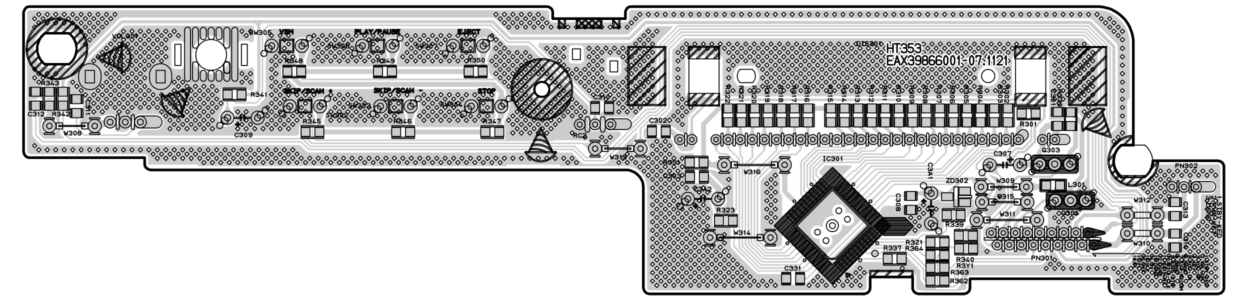
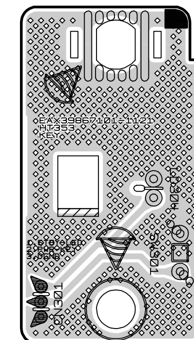


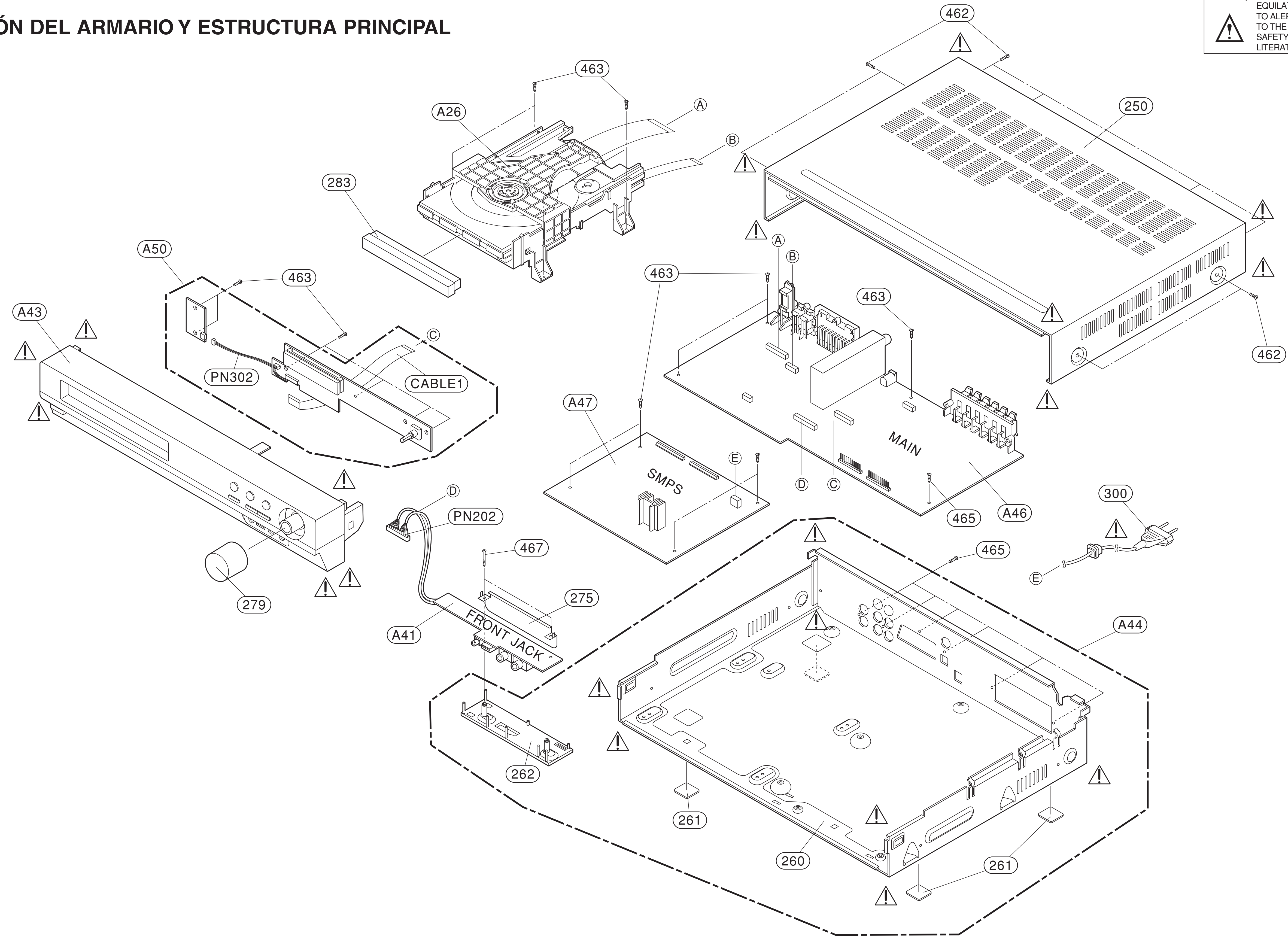
DIAGRAMA DE PLACA P.C. TECLA (HT353)



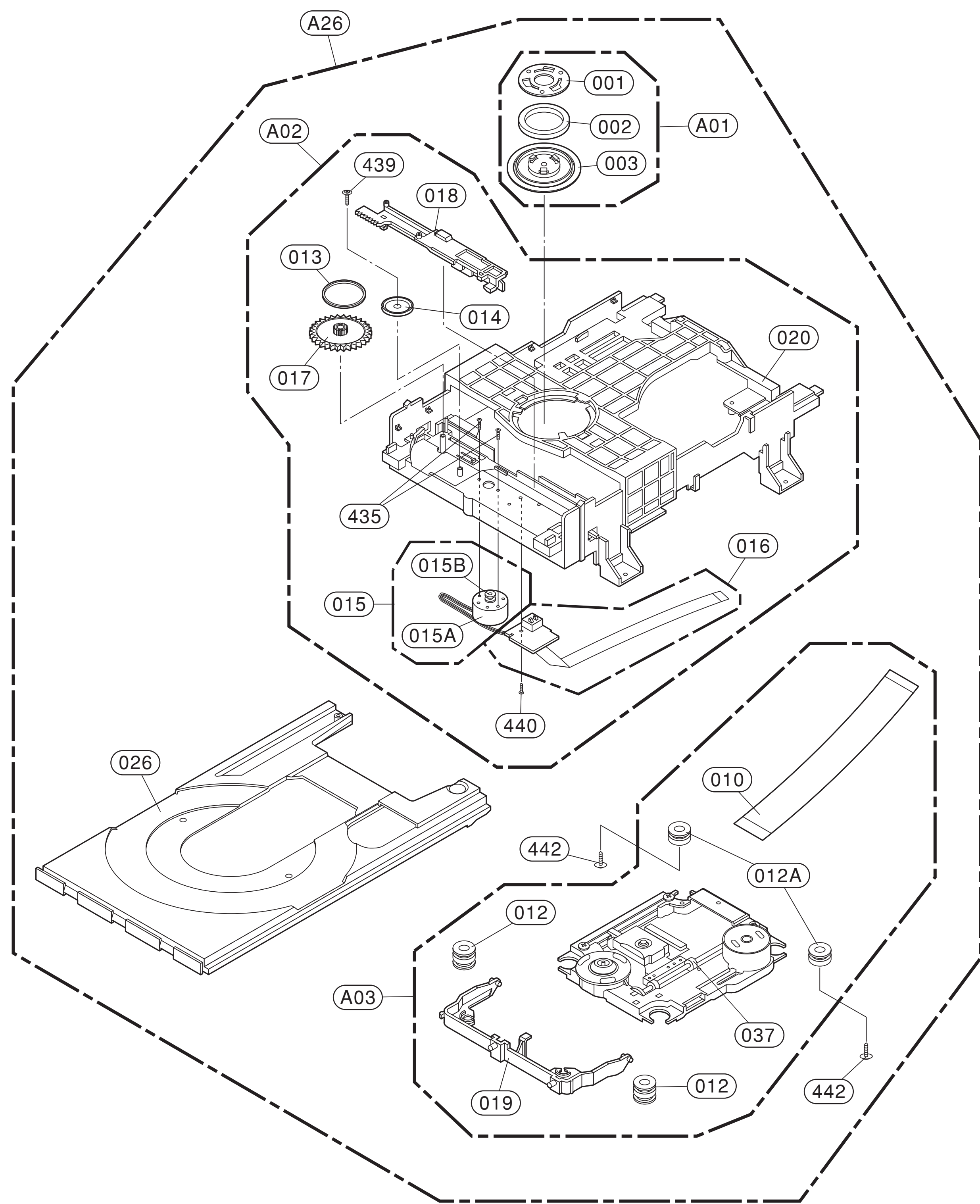
SECCIÓN 3. VISTAS AMPLIADAS

• SECCIÓN DEL ARMARIO Y ESTRUCTURA PRINCIPAL

NOTES) THE EXCLAMATION POINT WITHIN AN EQUILATERAL TRIANGLE IS INTENDED TO ALERT THE SERVICE PERSONNEL TO THE PRESENCE OF IMPORTANT SAFETY INFORMATION IN SERVICE LITERATURE.



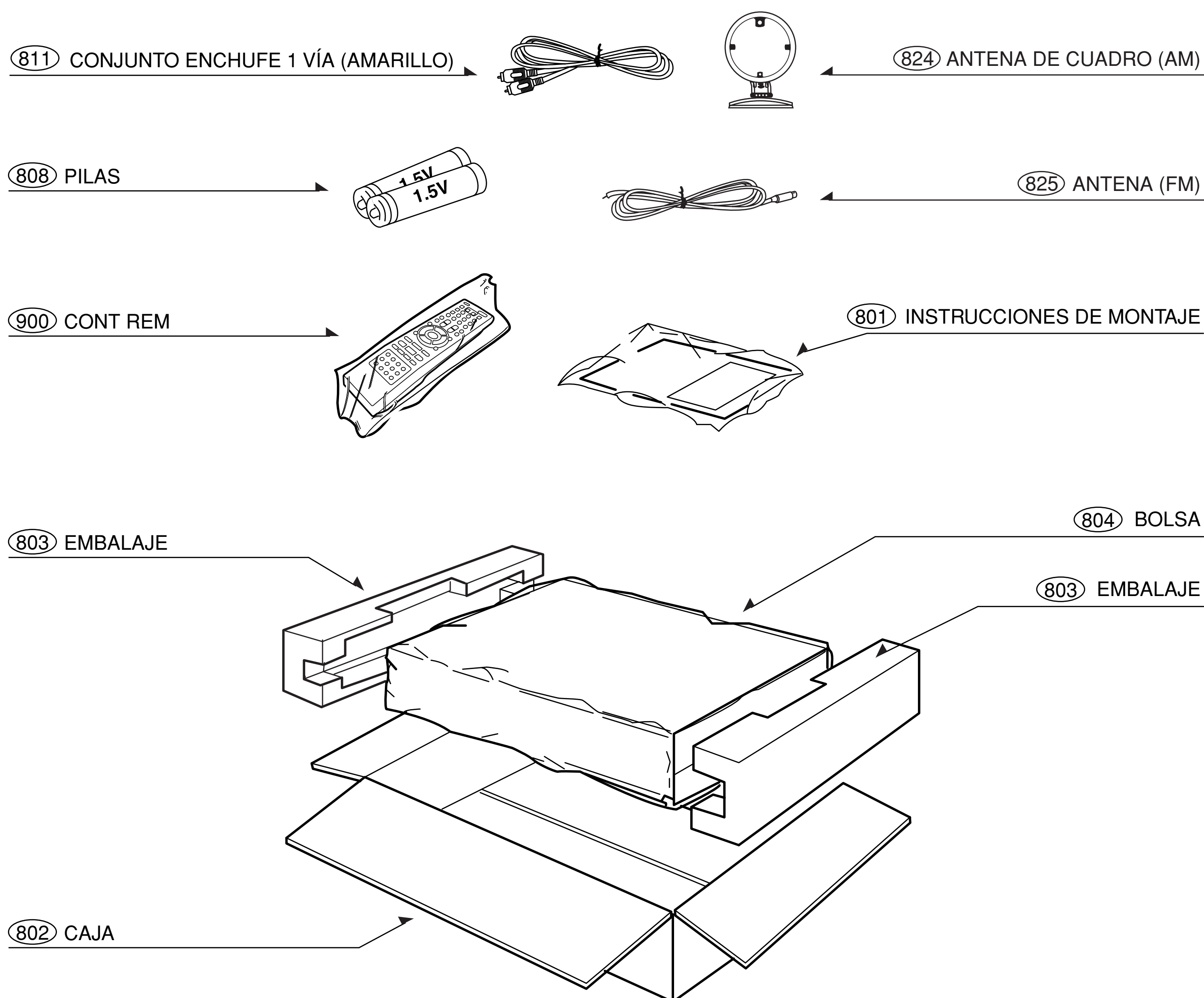
• VISTA AMPLIADA DEL MECANISMO DE LA PLETINA(DP-12TV)



NSP : Non SVC Parts

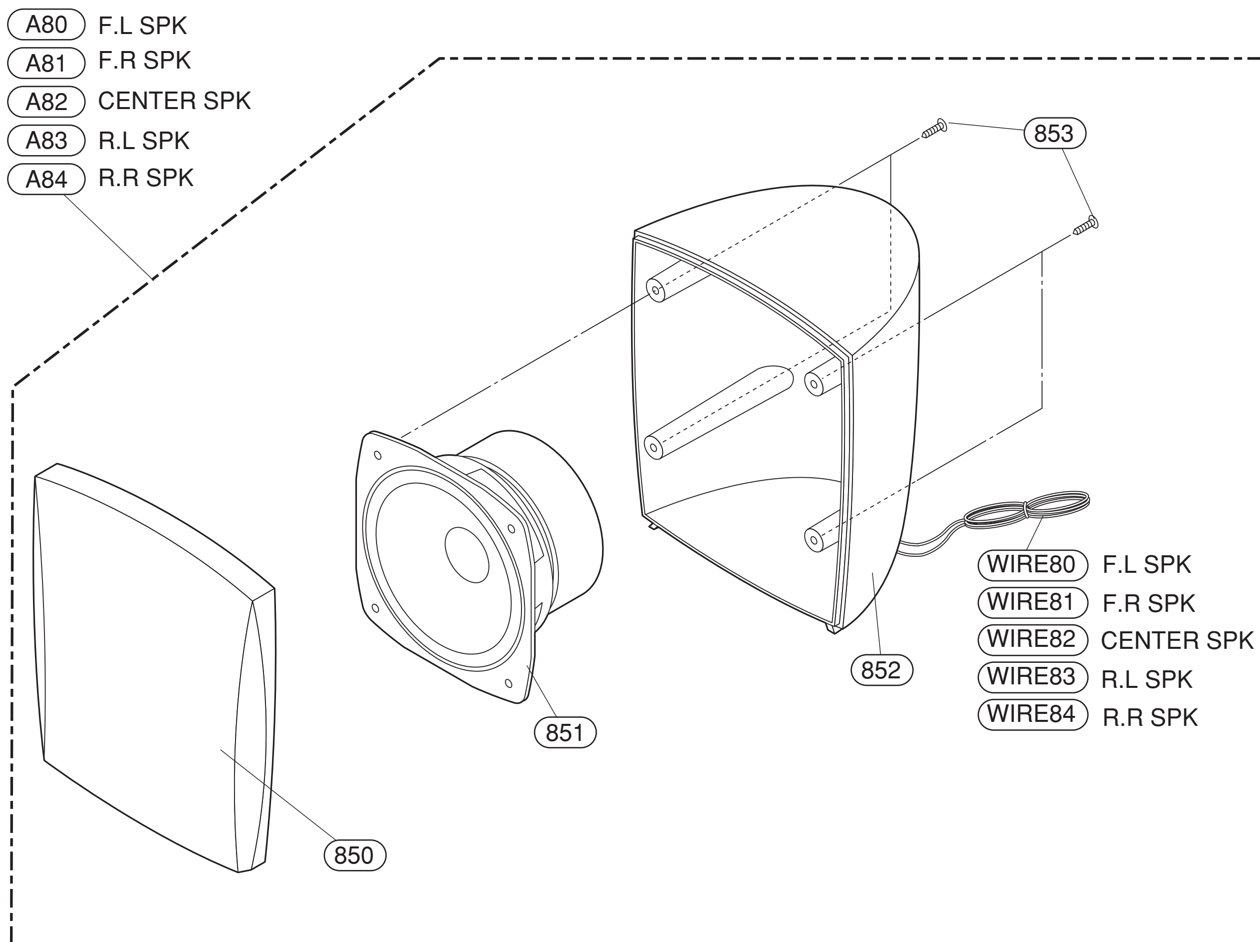
LOCA. NO.	LG PART NO.	DESCRIPTION	SPECIFICATION	REMARKS
A26	AFP67993502	Mechanism Assembly	HOME THEATER DP-12TV-1 DVD (HZ	NSP
A01	ACA34280801	Clamp Assembly	DECK/MECHA DP-12/13 ferrite ty	
A02	3041R-T010Q	Base Assembly	DP-12T-1 LOADING	
A03	3041R-T011L	Base Assembly	SLED DP-12TV (HZ)	
001	MGJ38556601	Plate	PRESS SECC 0.8 dp-13 PRESS upp	NSP
002	RAB30611501	Magnet,Ferrite	FERRITE 50G	NSP
003	MBU38556801	Clamp	MOLD POM DECK/MECHA dp-13 MOLD	NSP
010	6850R-JW16B	Cable,FFC	1.0-23-160-E-5x10x5x10-0.035x0	
012	MCQ41263801	Damper	MOLD BUTYL RUBBER DECK/MECHA D	
012A	MCQ38556901	Damper	EXTRUSION BUTYL RUBBER DECK/ME	
013	4400R-0006B	Belt	MOLD RUBBER DECK/MECHA DP2-5,	
014	4470R-0154A	Gear	COMPLEX DVD DECK/MECHA DP8 PUL	
015	4681R-A015D	Motor Assembly,DC	DVD DP-12A/T LOADING -	
015A	EAU43506801	Motor,DC	JQ24-35H390 2V 90A 28A 0RPM 0R	NSP
015A	4680R-E008A	Motor,DC	RF-300EA-1D390(80MM) 2V 90MA 2	ALTERNATE
015B	4560R-0008A	Pulley	MOLD POM DVD MD MOLD -	
016	6871R-9297M	PCB Assembly	DP-12T-1 LOADING/FEEDING BACK	
017	4470R-0176A	Gear	MOLD POM DVD DP-9 LOADING MO	
018	4974R-0067A	Guide	MOLD POM DVD DP-9C UP/DOWN MOL	
019	MDQ39573201	Frame	MOLD ABS XR-401 UP/DOWN FRAME	
020	MAM39573001	Base	MOLD ABS XR-401 MAIN BASE MOLD	
026	3390R-0033A	Tray	MOLD ABS DVD DP-9T(9T-SLIM) MO	
037	EAZ40060202	Pick Up Assembly	CMS-S77RFV(1) CMS-S77RFV(1) IM	
435	1SZZR-0011A	Screw,Customized	MACHINE	
439	1SZZR-0075A	Screw,Customized	- + 1.7MM 10MM SWRCH FZW SIN	
440	1SZZH-1007B	Screw,Customized	+ D2.0 6MM SWRCH16A/ZNBK 4MM 1	
442	FAB30124101	Screw,Taptite	1szzr-0064 PWH + B 2.6MM 7MM S	

• SECCIÓN DE ACCESORIOS DE EMBALAJE

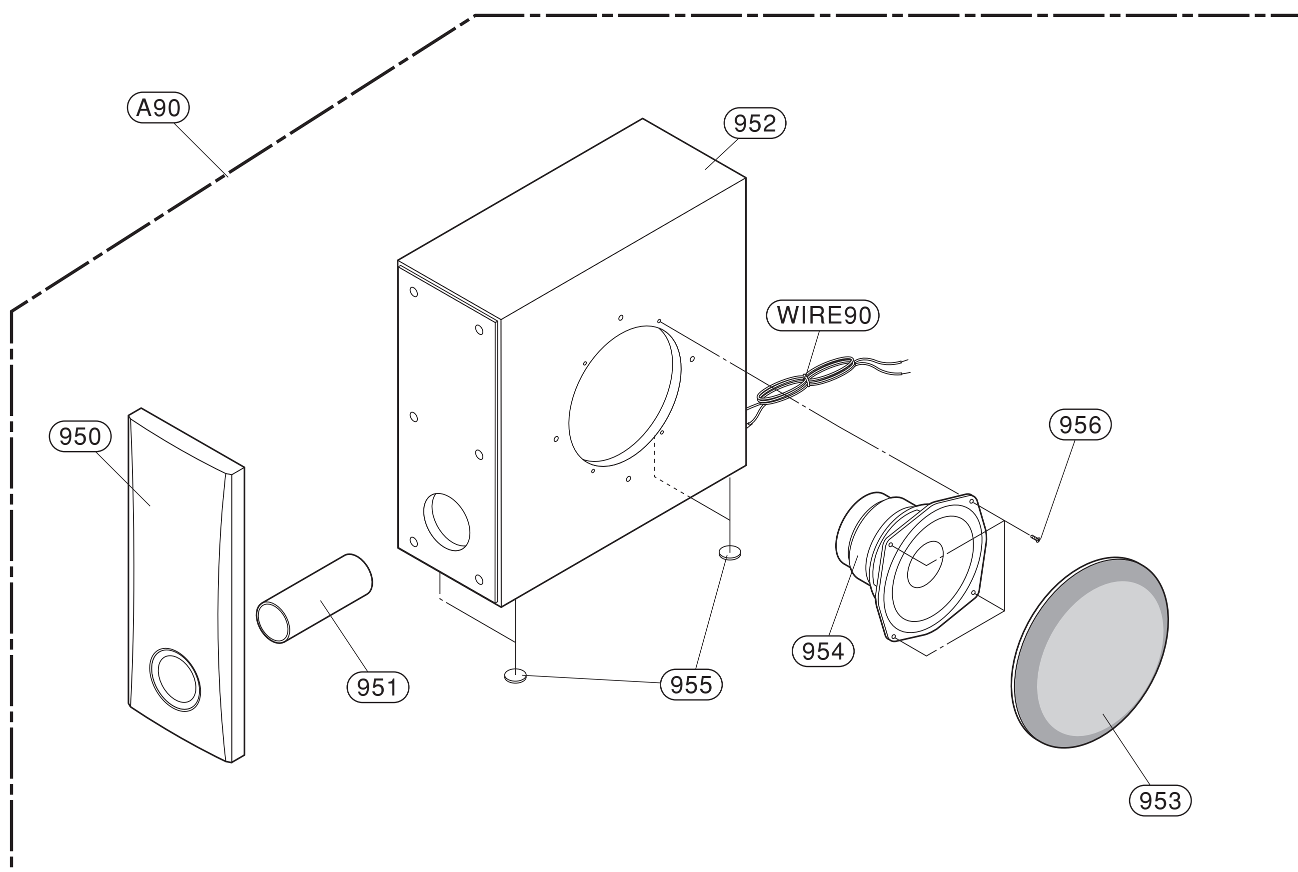


• PARTE DE ALTAVOCES

1. ALTAVOZ SATELITE/CENTRAL (SH33SD-S)



2. SUBWOOFER PASIVO (SH33SD-W)



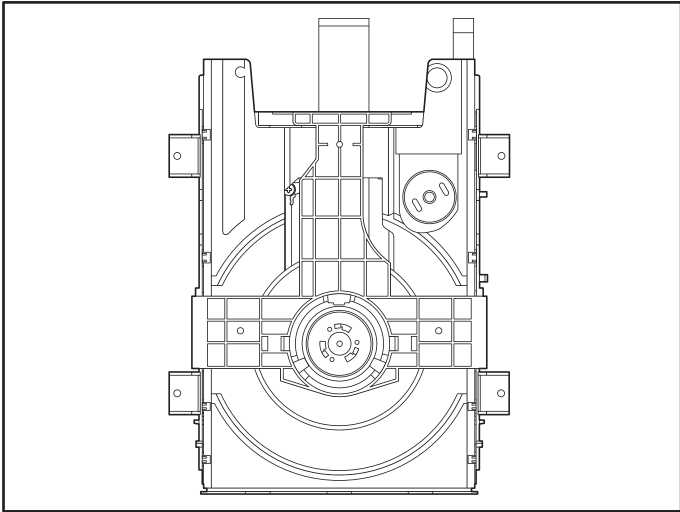
MEMO

SECCIÓN 4. MECANISMO (DP-12TV)

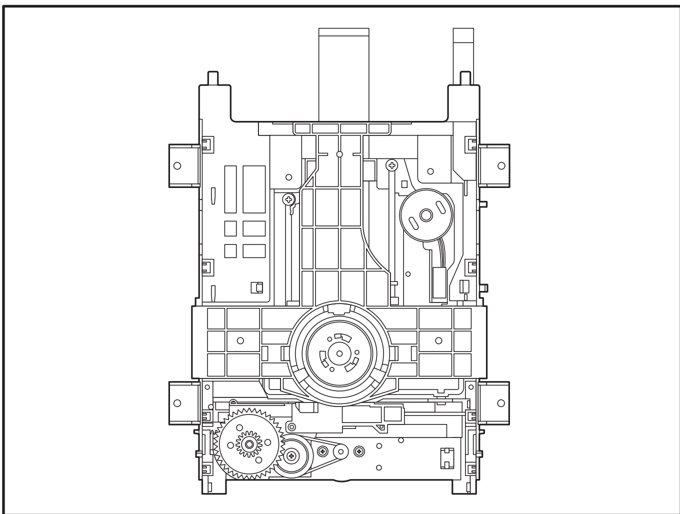
[CONTENIDO]

UBICACIÓN DE LAS PIEZAS DEL MECANISMO DE LA PLETINA

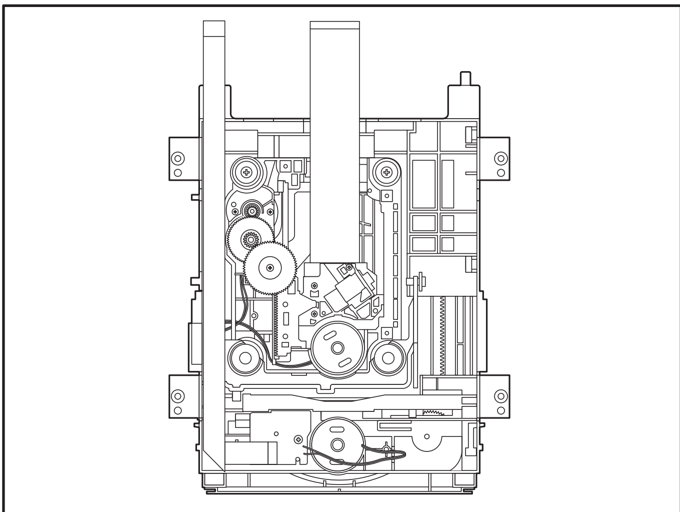
• VISTA SUPERIOR



• VISTA SUPERIOR (SIN BANDEJA DE DISCO)



• VISTA INFERIOR



Procedimiento Nº inicio		Piezas	Tipo de fijación	Desmon-taje	Fig-ura
	1	Base principal			4-1
1	2	Disco de montaje de la abrazadera			4-1
1, 2	3	Abrazadera de la placa			4-1
1, 2, 3	4	Abrazadera magnética			4-1
1, 2, 3, 4	5	Brida superior			4-1
1	6	Bandeja de disco			4-2
1, 6	7	Sled del conjunto base			4-3
1, 2, 6	8	Engranaje de alimentación	4 tornillo 1 conector 1 pestañas de bloqueo		4-3
1, 2, 6, 8	9	Engranaje medio	1 tornillo		4-3
1, 2, 6, 8, 9	10	Parrilla del engranaje			4-3
1, 2, 7	11	Caucho posterior	1 tornillo		4-3
1, 2, 7	12	Conjunto armazón arriba/abajo	1 pestaña de bloqueo	Bottom	4-4
1, 2	13	Carga correa			4-4
1, 2 ,13	14	Polea	1 pestaña de bloqueo		4-4
1, 2, 13, 14	15	Carga del engranaje			4-4
1, 2, 7, 12, 13,	16	Guía arriba/abajo	1 pestaña de bloqueo		4-4
14 1, 2, 13	17	Carga conjunto PWB	1 gancho 2 tornillo 2 pestañas de bloqueo	Bottom	4-4
1, 2, 7, 12, 13, 14, 15, 16, 17	18	Base principal			4-4

Note
Al volver a montar, realice el procedimiento pero en orden contrario.
La "parte inferior" en la columna del desmontaje de la tabla anterior indica la pieza que debería desmontarse en el lado inferior.

DESMONTAJE DEL MECANISMO DE LA PLETINA

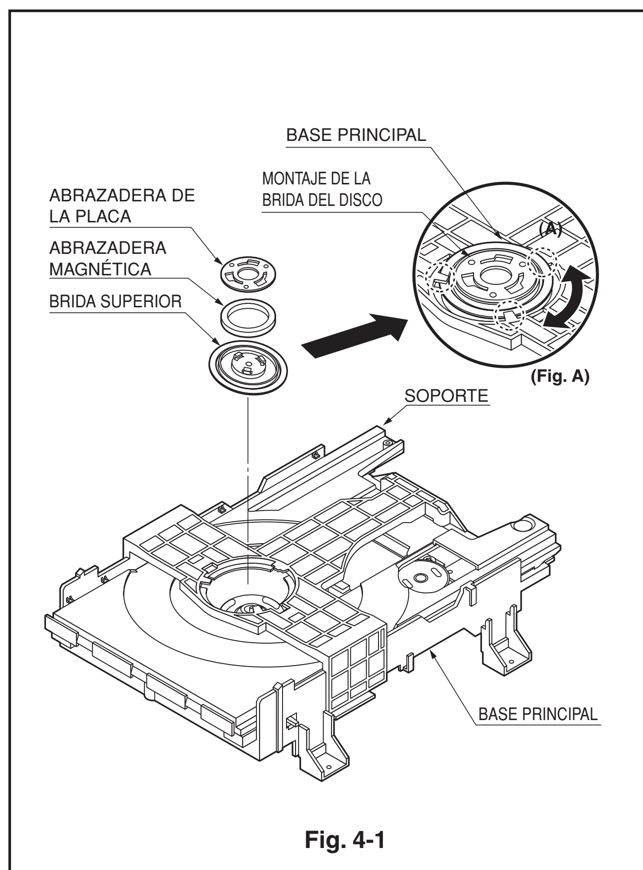


Fig. 4-1

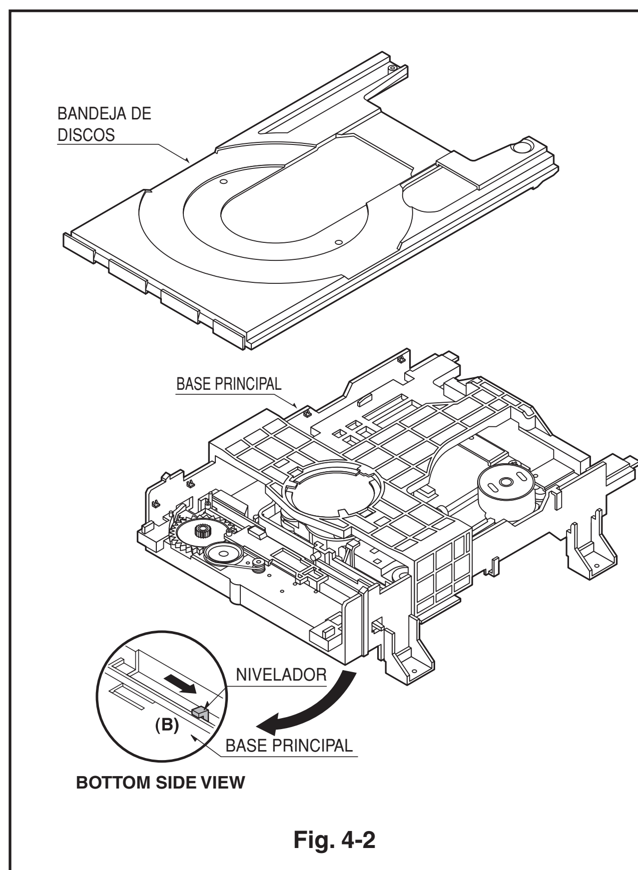


Fig. 4-2

1. BASE PRINCIPAL (FIG. 4-1)

1-1. Disco de montaje de la abrazadera

1) Coloque el disco de montaje de la abrazadera como indica la Fig. (A)
2) Levante el disco de montaje de la abrazadera en la dirección que indica la flecha (A).
3) Separe el disco de montaje de la abrazadera de la portaabrazadera.

1-1-1. Abrazadera de la placa

1) Gire la abrazadera de la placa en sentido contrario a las agujas del reloj y, a continuación, levante la abrazadera de la placa.

1-1-2. Abrazadera magnética

1-1-3. Brida superior

2. BANDEJA DE DISCO (FIG. 4-2)

1) Inserte e introduzca hacia el interior un accionador en el orificio de expulsión de emergencia (A) del lado derecho o introdúzcalo en la palanca (B) del engranaje de emergencia tire de la palanca (B) en la dirección que indica la flecha para poder expulsar la bandeja del disco unos 15 o 20mm.
2) Tire del disco de la bandeja hasta separarlo de la base principal completamente.

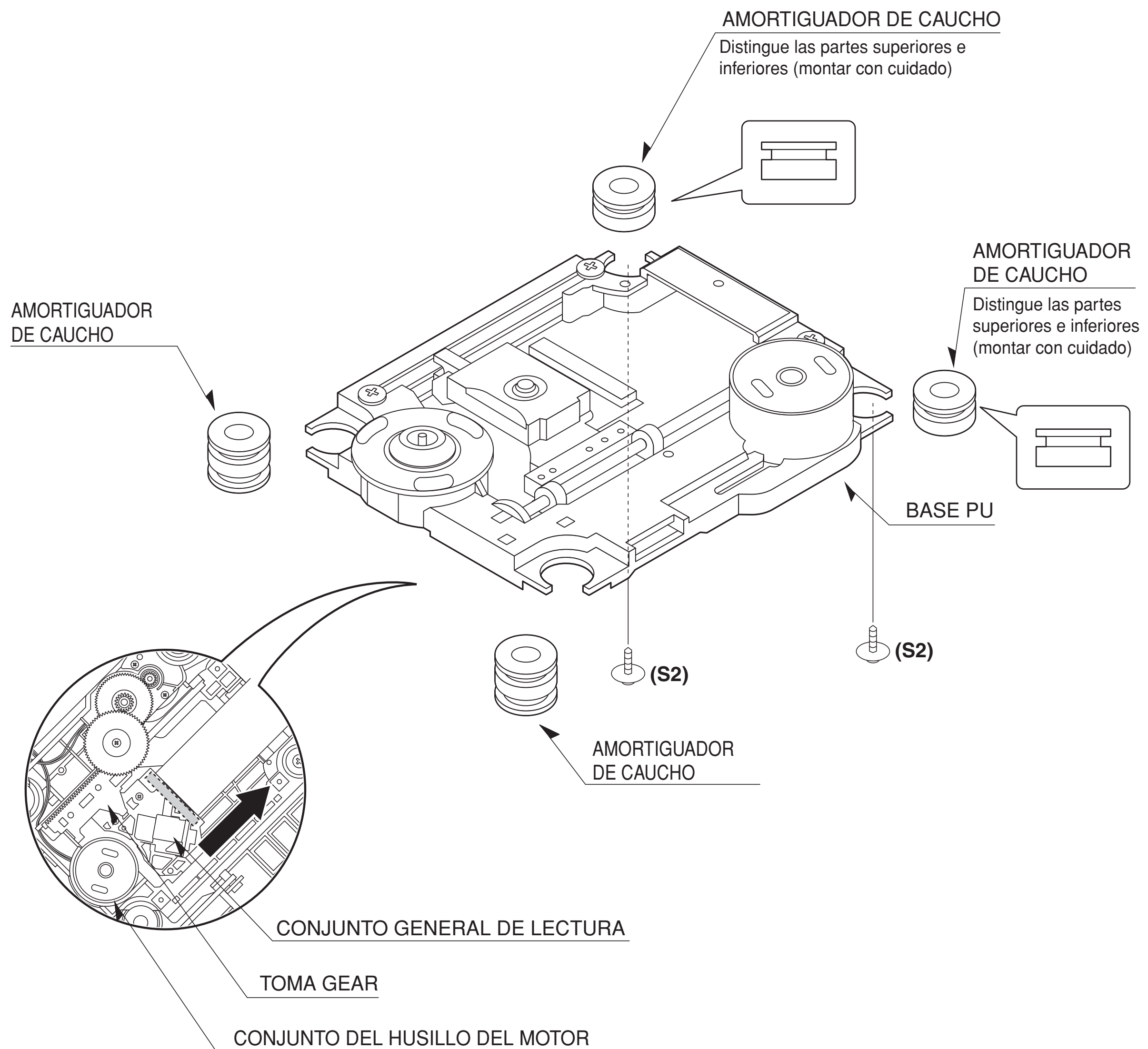


Fig. 4-3

3. SLED DEL CONJUNTO BASE (FIG. 4-3)

1) Quite 4 tornillos (S2).
2) Desconecte el conector FFC (C1)

3-1. Engranaje de alimentación

3-2. Engranaje medio

3-3. Parrilla del engranaje

1) Quite el tornillo (S3)

4. CAUCHO POSTERIOR (FIG. 4-3)

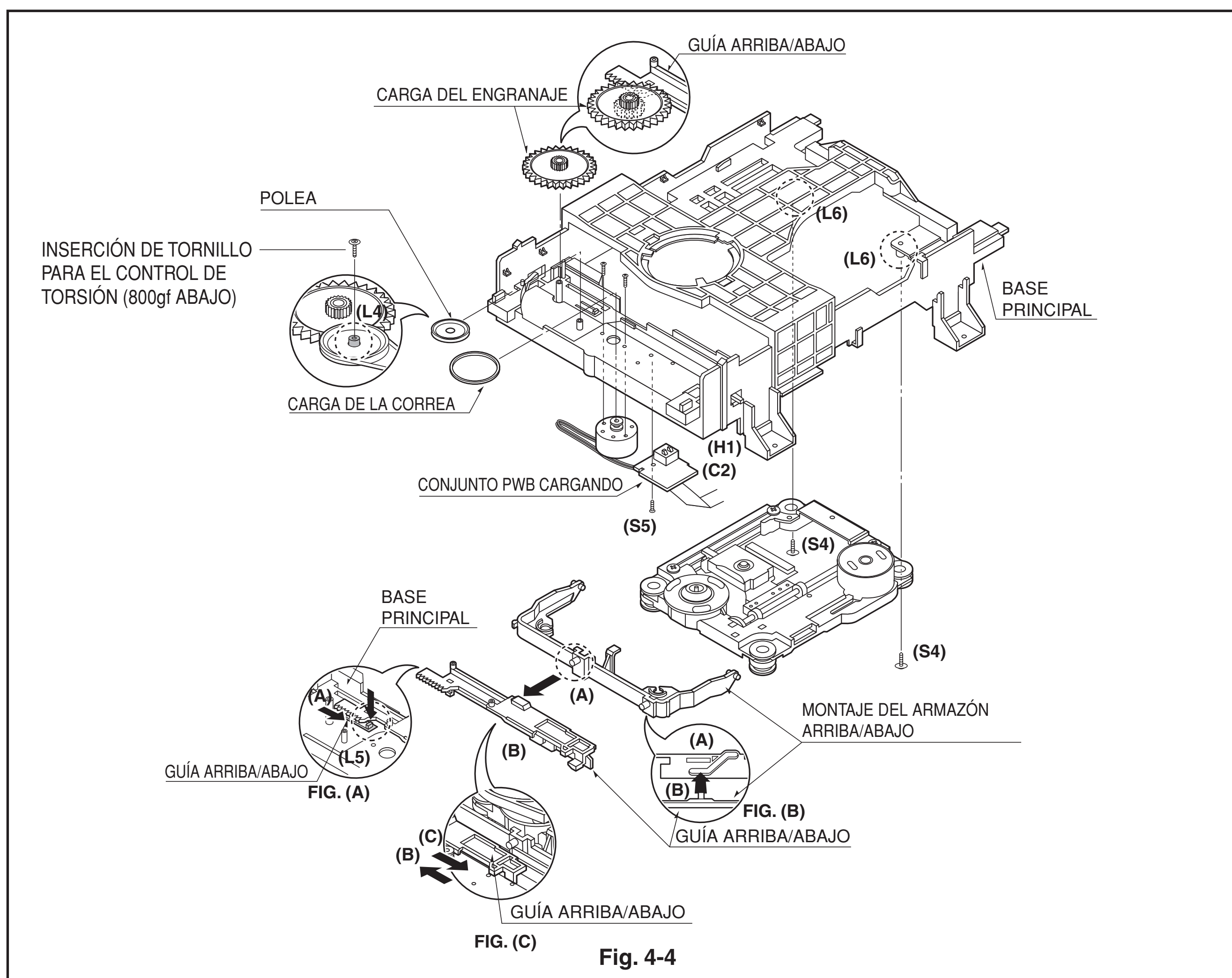


Fig. 4-4

5. CONJUNTO DEL ARMAZÓN ARRIBA/ABAJO (FIG 4-4))

Note

Ponga la cara de la base principal hacia abajo (Ladoinferior)

1) Saque el tornillo (S4).
2) Desbloquee la pestaña de bloqueo (L3) en la dirección que indica la flecha y, a continuación, levante el conjunto del armazón arriba/abajo para separarlo de la base principal.

Note

- Al volver a montar, mueva la guía arriba/abajo en la dirección que indica la flecha (C) hasta que quede posicionada como en la Fig.(C).
- Al volver a montar, inserte la porción (A) del conjunto del armazón arriba/abajo en la porción (B) de la guía arriba/abajo como indica la Fig.(B)

6. CARGA DE LA CORREA (FIG 4-4)

Note

Ponga la base principal en la posición original (Ladosuperior)

7. POLEA (FIG. 4-4)

1) Desbloquee la pestaña de bloqueo (L4) en la dirección que indica la flecha (B) y, a continuación, separe la polea de la base principal.

8. CARGA DEL ENGRANAJE (FIG 4-4)

9. GUÍA ARRIBA/ABAJO (FIG. 4-4)

1) Mueva la guía arriba/abajo en la dirección que indica la flecha (A) como indica la Fig.(A)
2) Tire hacia bajo de la pestaña de bloqueo (L5) y, a continuación, levante la guía arriba/abajo para separarla de la base principal.

Note

Cuando vuelva a montar, coloque la guía arriba/abajo como se indica en la Fig. C y muévala en la dirección de la flecha (B) hasta que quede bloqueada por la pestaña de bloqueo (L5). Confirme que la guía arriba/abajo queda en posición como puede apreciar en la Fig.(A))

10. CARGA DEL CONJUNTO PWB (FIG. 4-4)

Note

Ponga la cara de la base principal hacia abajo(lado inferior)

1) Quite 1 tornillo (S5)
2) Desbloquee el motor de carga (C2) del gancho (H1) de la base principal.
3) Desbloquee las 2 pestañas de bloqueo (L6) y sepárelas del conjunto de carga PWB desde la base principal.

11. BASE PRINCIPAL (FIG. 4-4)

VISTA AMPLIADA DEL MECANISMO DE LA PLETINA (DP-12TV)

